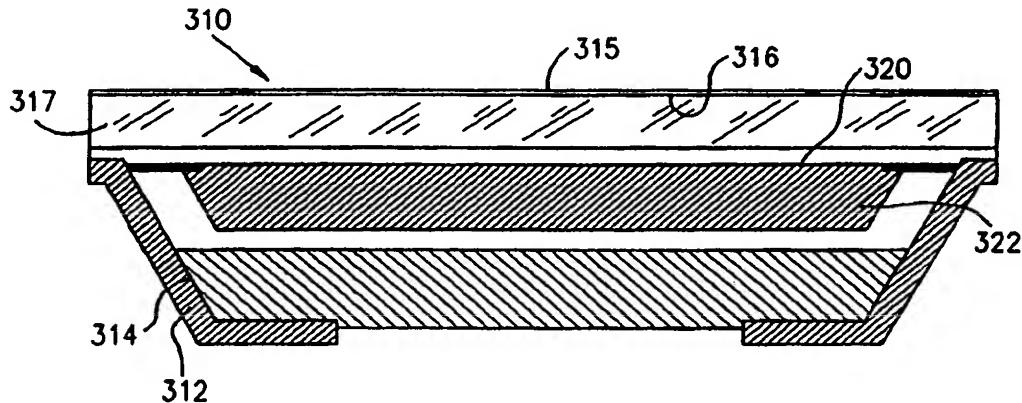


INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification 6 : H01L 21/70	A1	(11) International Publication Number: WO 99/40624 (43) International Publication Date: 12 August 1999 (12.08.99)
(21) International Application Number: PCT/IL99/00071		(81) Designated States: AL, AM, AT, AT (Utility model), AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, CZ (Utility model), DE, DE (Utility model), DK, DK (Utility model), EE, EE (Utility model), ES, FI, FI (Utility model), GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SK (Utility model), SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO patent (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).
(22) International Filing Date: 3 February 1999 (03.02.99)		
(30) Priority Data: 123207 6 February 1998 (06.02.98) IL		
(71) Applicant (for all designated States except US): SHELLCASE LTD. [IL/IL]; Manhat Technology Park, P.O. Box 48328, 96251 Jerusalem (IL).		
(72) Inventor; and		
(75) Inventor/Applicant (for US only): BADEHI, Avner [IL/IL]; Nataf Street 6, 90804 Mobile Post Harei Yehuda (IL).		
(74) Agents: COLB, Sanford, T. et al.; Sanford T. Colb & Co., P.O. Box 2273, 76122 Rehovot (IL).		

(54) Title: INTEGRATED CIRCUIT DEVICE



(57) Abstract

An integrally packaged optronic integrated circuit device (310) including an integrated circuit die (322) containing at least one of a radiation emitter and radiation receiver and having top and bottom surfaces formed of electrically insulative and mechanically protective material, at least one of the surfaces (317) being transparent to radiation, and electrically insulative edge surfaces (314) having pads.

(19)日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表2002-512436
(P2002-512436A)

(43)公表日 平成14年4月23日 (2002.4.23)

(51)Int.Cl.
H 01 L 31/02
33/00

識別記号

F I
H 01 L 33/00
31/02テ-マ-コ-ト (参考)
N 5 F 0 4 1
B 5 F 0 8 8

審査請求 未請求 予備審査請求 有 (全 49 頁)

(21)出願番号 特願2000-530942(P2000-530942)
 (22)出願日 平成11年2月3日(1999.2.3)
 (85)翻訳文提出日 平成12年8月7日(2000.8.7)
 (86)国際出願番号 PCT/IL99/00071
 (87)国際公開番号 WO99/40624
 (87)国際公開日 平成11年8月12日(1999.8.12)
 (31)優先権主張番号 123207
 (32)優先日 平成10年2月6日(1998.2.6)
 (33)優先権主張国 イスラエル (IL)

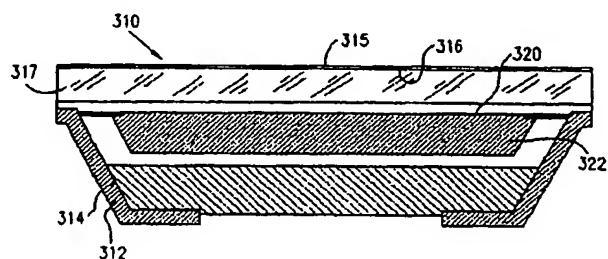
(71)出願人 シェルケース リミティド
イスラエル国, 96251 イエルサレム, ピ
ー. オー. ポックス 48328, マンハット
テクノロジー パーク
(72)発明者 パデヒ, アブネル
イスラエル国, 90804 モービル ポスト
ハレイ イエヒューダ, ナタフ ストリ
ート 6
(74)代理人 弁理士 石田 敬 (外4名)
Fターム(参考) 5F041 DA06 DA34 DA83 DC26 EE15
EE22 EE25
5F088 EA16 EA06 GA02 GA03 GA07
HA05 JA05 JA09 JA12 JA13

最終頁に続く

(54)【発明の名称】 集積回路デバイス

(57)【要約】

集積回路ダイ (322) を含む一体状にパッケージ実装された光電子工学的集積回路デバイス (310) であつて、前記ダイは、放射エミッタと放射レシーバの少なくとも一方を含み、かつ、電気絶縁性の物理的保護材料で形成された上部表面と下部表面とを有し、この上部表面と下部表面との少なくとも一方 (317) は放射に対して透過性であり、電気絶縁性の端縁表面 (314) がパッドを有する。



【特許請求の範囲】

【請求項1】 一体状にパッケージされた光電子工学的集積回路デバイスであつて、

放射エミッタと放射レシーバの少なくとも一方を含み、電気絶縁性の物理的保護材料で形成された上部表面と下部表面とを有し、前記上部表面と前記下部表面との少なくとも一方は放射に対して透過性であり、電気絶縁性の端縁表面がパッドを有する集積回路ダイ、

を含む一体状にパッケージ実装された光電子工学的集積回路デバイス。

【請求項2】 前記光電子集積回路デバイスの放射透過性の保護表面に関連した少なくとも1つのスペクトルフィルタをさらに含む請求項1に記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項3】 背面照明に対して前記光電子工学的集積回路デバイスが応答することを可能にするのに十分なだけ薄い半導体基板を含む請求項1または2に記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項4】 色アレイフィルタをさらに含む請求項1から3のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項5】 前記光電子工学的集積回路デバイスの透過性保護表面上に一体状に形成されているレンズをさらに含む請求項1から4のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項6】 前記光電子工学的集積回路デバイスの透過性保護表面上に形成されている光結合パンプをさらに含む請求項1から5のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項7】 前記光電子工学的集積回路デバイスの透過性保護表面上に一体状に形成されている導波路および他の光学構成要素をさらに含む請求項1～6のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項8】 前記光電子工学的集積回路素子の透過性保護表面上に形成されている光格子をさらに含む請求項1～7のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項9】 前記光電子工学的集積回路素子と一体化されている偏光子を

さらに含む請求項1～8のいずれかに記載の一体状にパッケージされた光電子集積回路デバイス。

【請求項10】 一体状にパッケージされた光電子工学的集積回路デバイスであって、

放射エミッタと放射レシーバの少なくとも一方を含み、電気絶縁性の物理的保護材料で形成された上部表面と下部表面とを有し、かつ、前記上部表面と前記下部表面との少なくとも一方は放射に対して透過性である集積回路ダイを含み、前記一体状にパッケージされた光電子集積回路デバイスは、その最長寸法が前記ダイの最長寸法を20%を越えて上回ることがない、

ことを特徴とする一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項11】 前記一体状にパッケージされた光電子工学的集積回路デバイスの最長寸法が前記ダイの最長寸法を10%を越えて上回ることがない請求項10に記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項12】 前記一体状にパッケージされた光電子工学的集積回路デバイスの最長寸法が前記ダイの最長寸法を5%を越えて上回ることがない請求項10に記載の一体状にパッケージされた光電子集積回路デバイス。

【請求項13】 前記レンズは前記透過性保護表面の材料と同じ材料で形成されている請求項5に記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項14】 前記レンズは前記透過性保護表面の材料と同じ材料で形成されていない請求項5に記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項15】 前記レンズは前記透過性保護表面の外向きの表面上に形成されている請求項5、13および14のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項16】 前記レンズは前記透過性保護表面の内向きの表面上に形成されている請求項5、13および14のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項17】 前記回路素子は八角形の形状に形成されている請求項1～

16のいずれかに記載の一体状にパッケージされた光電子工学的集積回路デバイス。

【請求項18】 一体状にパッケージされた光電子工学的集積回路デバイスを製造する方法であって、

半導体ウェーハ上に電気回路を形成する段階、

前記電気回路の上を覆う形で、前記半導体ウェーハ上に少なくとも1つの透過性の物理的保護層を形成する段階、

前記半導体ウェーハ上にはんだ付け可能な接点を形成する段階、および、

その後で、前記半導体ウェーハを個々のパッケージされたダイに切断する段階

を含む方法。

【請求項19】 実質的に上記で示され説明されている通りの請求項1～18のいずれかに記載の装置。

【請求項20】 実質的に添付図面のいずれかに示されている通りの請求項1～19のいずれかに記載の装置。

【請求項21】 実質的に上記で示され説明されている通りの方法。

【請求項22】 実質的に添付図面のいずれかに示されている通りの方法。

【発明の詳細な説明】**【0001】****発明の分野**

本発明は、集積回路デバイスを製造する方法および装置、およびこの方法および装置により製造される集積回路デバイスに関し、さらに特に、一体状にパッケージされる光電子工学的ダイに関する。

【0002】**発明の背景**

あらゆる積層回路デバイスの製造における不可欠な段階が「パッケージング」として知られており、この段階は、集積回路の中心であるシリコンチップと、このシリコンチップ上の予め決められた位置と外部の電気端子との間の電気的相互接続とを、物理的かつ耐環境的に保護することを含む。

【0003】

現時点では、半導体をパッケージするために、3つの主要な技術、すなわち、ワイヤボンディングと、テープ自動ボンディング（TAB）と、フリップチップとが使用されている。

【0004】

ワイヤボンディングは、チップ上のボンディングパッドとパッケージ上の接点との間に金のボンディングワイヤを溶着するために、熱と超音波エネルギーとを使用する。

【0005】

テープ自動ボンディング（TAB）は、ボンディングワイヤの代わりに銅箔テープを使用する。この銅箔テープは、ダイとパッケージとの特定の組合せに応じて各々に形状構成されており、この組合せに適した銅トレースのパターンを含む。チップ上の様々なボンディングパッドに対して個々の導線を個別にまたはグループとして接続してもよい。

【0006】

フリップチップは、ボンディングパッド上に形成されたはんだバンプを有する集積回路ダイであり、したがって、このダイが回路側が下側になるように「フリ

ップされ」、基板に直接的にはんだ付けされることを可能にする。ワイヤボンディングは不要であり、パッケージ間隔の著しい節約が実現されるだろう。

【0007】

前述の3つの技術は各々に幾つかの制約を有する。ワイヤボンディングとTABボンディングの両方では、不良ボンディングが発生しやすく、比較的高い温度と機械的压力とにダイがさらされる。ワイヤボンディング技術とTABボンディング技術は両方とも、約10%から約60%の範囲内のダイ対パッケージ面積比率を有する集積回路デバイスを製造する場合に、パッケージサイズの観点から問題がある。

【0008】

フリップチップは、パッケージングを実現するものではなく、むしろ相互接続だけを提供するにすぎない。この相互接続は、はんだバンプの不均一性という問題と熱膨張の不整合という問題に直面し、これらの問題のために、利用可能な基板の使用が、シリコン、または、シリコンの熱膨張特性に類似した熱膨張特性を有する材料に限定されることになる。

【0009】

半導体用の光電子工学的パッケージは公知である。イメージング用に使用される従来の光電子工学的パッケージが、ハウジングを密閉する形で透明ウィンドウが上に取り付けられているセラミックのハウジングを使用する。低レベルのイメージングと、光放出と、光検出を含む放射検出とのために使用される光電子パッケージが、透明なプラスチックエンクロージャを使用する。

【0010】

本出願人のPCT出願公開WO 95/19645には、放射透過性の保護層を有する一体状にパッケージ実装されたダイを特に含む、集積回路デバイスを製造するための方法と装置が開示されている。

【0011】

発明の概要

本発明は、極めてコンパクトな光電子工学的集積回路デバイスと、この光電子集積回路デバイスを製造するための装置および技術とを提供することを目的とす

る。

【0012】

したがって、本発明の好ましい一実施形態に基づいて、

放射エミッタと放射レシーバの少なくとも一方を含み、電気絶縁性の物理的保護材料で形成された上部表面と下部表面とを有し、かつ、この上部表面と下部表面との少なくとも一方は放射に対して透過性であり、電気絶縁性の端縁表面がパッドを有する集積回路ダイを含む、一体状にパッケージ実装された光電子工学的集積回路デバイスが提供される。

【0013】

この光電子工学的集積回路デバイスは、さらに、このデバイスの放射透過性の保護表面に関連した少なくとも1つのスペクトルフィルタを含むことが好ましい。

これに加えて、本発明の好ましい一実施形態では、この光電子工学的集積回路デバイスは、背面照明に対してこの光電子工学的集積回路デバイスが応答することを可能にするのに十分なだけ薄い半導体基板を含む。

【0014】

この光電子工学的集積回路デバイスは、さらに、この素子の放射透過性の保護表面に関連した少なくとも1つの色フィルタを含むことが好ましい。

さらに、本発明の好ましい一実施形態では、この光電子工学的集積回路デバイスの透過性保護表面上にレンズを一体状に形成してもよい。

【0015】

これに加えて、本発明の好ましい一実施形態では、この光電子工学的集積回路デバイスの透過性保護表面上に光結合バンプを一体状に形成してもよい。

さらに、本発明の好ましい一実施形態では、この光電子工学的集積回路デバイスの透過性保護表面上に導波路および他の光学構成要素を一体状に形成してもよい。

【0016】

これに加えて、本発明の好ましい一実施形態では、この光電子工学的集積回路デバイスの透過性保護表面上に光格子を一体状に形成してもよい。

さらに、本発明の好ましい一実施形態では、この光電子工学的集積回路デバイスの透過性保護表面上に偏光子を一体状に形成してもよい。

【0017】

さらに、本発明の好ましい一実施形態では、一体状にパッケージ実装された光電子工学的集積回路デバイスが提供され、この光電子工学的集積回路デバイスは

放射エミッタと放射レシーバの少なくとも一方を含み、電気絶縁性の物理的保護材料で形成された上部表面と下部表面とを有し、かつ、この上部表面と下部表面との少なくとも一方は放射に対して透過性である集積回路ダイを含み、

この一体状にパッケージ実装された光電子工学的集積回路デバイスは、その最長寸法がダイの最長寸法を20%を越えて上回ることがないことを特徴とする。

【0018】

この一体状にパッケージされた光電子工学的集積回路デバイスは、その最長寸法がダイの最長寸法を10%を越えて上回ることがないことを特徴とすることが好ましい。この一体状にパッケージ実装された光電子工学的集積回路デバイスは、その最長寸法がダイの最長寸法を5%を越えて上回ることがないことを特徴とすることがさらに好ましい。

【0019】

本発明の好ましい一実施形態では、一体状にパッケージ実装された光電子工学的集積回路デバイスを製造する方法も提供され、この方法は、

半導体ウェーハ上に電気回路を形成する段階と、

この電気回路の上を覆う形で、半導体ウェーハ上に少なくとも1つの透過性の物理的保護層を形成する段階と、

半導体ウェーハ上にはんだ付け可能な接点を形成する段階と、

その後で、半導体ウェーハを個々のパッケージされたダイに切断する段階とを含む。

【0020】

次の添付図面を参照しながら行う後述の詳細な説明から、本発明がより詳細に理解され認識されるだろう。

【0021】**好適実施形態の詳細な説明**

ここで図1A～図22を参照すると、本発明の好適実施形態による集積回路デバイスの製造が例示される。

図1A及び図1Bは共に、本発明の好適実施形態によって構成され動作する集積回路デバイスの好適実施形態を例示する。この集積回路デバイスには、その縁部表面14に沿ってメッキされた多数の電気接点12を有する、比較的薄く小型で、環境に対して保護され機械的に強化された集積回路パッケージ10が含まれる。

【0022】

本発明の好適実施形態によれば、接点12は縁部表面を越えてパッケージの平面表面16に延びる。この接点配置によって、回路基板へのパッケージ10の平面設置及び縁部設置の両方が可能になる。注意されるように、集積回路パッケージ10には、一体式に形成された二色性フィルタ、色フィルタ、反射防止被覆、偏光子、光回折格子、集積導波管、及び光結合バンプといった要素（図示せず）のうち1つかそれ以上が含まれる。

【0023】

図1Cは、はんだ付け可能バンプ17が各接点12の端部に提供される、本発明の代替実施形態を例示する。好適には、はんだ付け可能バンプ17は所定の配列に配置される。

【0024】

本発明の好適実施形態によれば、図2及び図4Aに例示されるように、従来の技術によって形成された複数の仕上げ済ダイ22を有する完全なシリコン・ウェハ20が、そのアクティブ表面24で、エポキシの層28によって放射線透過性保護絶縁カバー・プレート26に接着される。絶縁カバー・プレート26は通常、ガラス、石英、サファイアまたは何らかの他の適切な放射線透過性絶縁基板を備えている。

【0025】

カバー・プレート26は、スペクトル・フィルタとして動作するため着色また

は淡い色合いを付けられることがある。また、二色性または着色スペクトル・フィルタがカバー・プレート26の少なくとも1つの表面に形成されることもある。

カバー・プレート26とエポキシ層28が好適には光電子工学適用業務のために有用なスペクトル領域の放射線に対して透過性であることは本発明の特徴である。

【0026】

認識されるように、ウェハが本発明によって使用される場合、従来のシリコン・ウェハ20製造のいくつかのステップは除去される。こうしたステップには、パッドの上の開口を通じてウェハ背面研磨とウェハ背面金属被覆を提供するステップが含まれる。

【0027】

完全なシリコン・ウェハ20は、その適切な位置で、従来のリソグラフィ技術によって一体式色フィルタ・アレイと共に形成されることがある。図4Aの接着ステップの前に、フィルタが従来の技術によってカバー・プレート26の上に形成及び構成され、フィルタ平面はカバー・プレート26とエポキシ層28の間に置かれる。

【0028】

上記で説明された接着ステップに統いて、シリコン・ウェハは好適には、図4Bに示されるように通常100ミクロンまで研磨によって厚さを減らされる。このウェハ厚さの削減は、絶縁カバー・プレート26の接着によって提供される追加機械的強度によって可能になる。

【0029】

任意選択である、ウェハ厚さの削減に統いて、ウェハは、フォトリソグラフィ処理を使用して、個々のダイを分離する所定のダイス線沿いに背面に沿ってエッチングされる。こうしてエッチングされた溝30が形成されるが、これは通常100ミクロンの、シリコン基板の厚さ全体を通じて延びる。エッチングされたウェハは図4Cに示される。

【0030】

上記のエッチングは通常、フッ化水素酸2.5%、硝酸5.0%、酢酸1.0%、及び水37.5%といった従来のシリコン・エッチング溶液で行われ、図4Cに示されるようにシリコンをフィールド酸化膜層までエッチングする。

シリコン・エッチングの結果は複数の分離されたダイ40であり、その各々には厚さ約100ミクロンのシリコンが含まれる。

【0031】

図4Dに見られるように、シリコン・エッチングに続いて、第2絶縁パッケージ層42が、絶縁パッケージ層26の反対側の側面でダイ40の上に接着される。エポキシの層44がダイ40と層42の間に置かれ、エポキシはまたダイ40間の隙間を埋める。図12A～図12Cの実施形態のようなる種の適用業務では、パッケージ層42とエポキシ層44はどちらも透過性である。

【0032】

エッチングされたウェハ20と第1及び第2絶縁パッケージ層26及び42のサンドイッチはその後隣接するダイ40間の隙間に沿って引かれた線50に沿って部分的に切断され、複数の事前パッケージ集積回路の輪郭に沿った切り欠きを画定する。切り欠きに沿ったダイの縁部がシリコン40の外側限度から少なくとも距離dだけ離れるように線50が選択されることが本発明の特徴であり、これは図4D及び図5に示されているが、図5はここで追加して参照されるものである。

【0033】

線50に沿った図4Dのサンドイッチの部分切断によってウェハ20の多数のパッド34の縁部が露出されることが本発明の特徴であるが、このパッド縁部は、そのように露出されると、ダイ40の接点表面51を画定する。

【0034】

ここで特に図5を参照すると、フィールド酸化膜層を含む少なくとも1つの絶縁層が参照符号32で示され、金属パッドが参照符号34で示される。金属の上に置かれる絶縁層が参照符号36で示される。色フィルタ平面が参照符号38で示される。

【0035】

ここで図6、図7A、図7B、図8A及び図8Bを参照すると、本発明の好適実施形態による集積回路素子製造のさらに別のステップが例示される。

図6は、参符54で、図5に関連して上記で説明されたような部分切断によつて形成される切り欠きの好適断面形状を例示する。垂直線56は、露出断面パッド表面51を画定する、切り欠き54とパッド34の交差を示す。垂直線58は、その後の段階でダイを個々の集積回路に分離する後続最終切断の位置を示す。

【0036】

図7A及び図7Bは傾斜縁部14と上部表面16に沿つた金属接点12の形成を例示する。この接点は、何らかの適切な金属蒸着技術によつて形成され、切り欠き54の内面に延びて、パッド34の表面51との電気接点を確立するのが見られる。図7Aははんだ付け可能パンプのない図1A及び図1Bのものに対応する構成を示し、図7Bは図1Cに例示されるような、接点12にはんだ付け可能パンプ17が提供されるものを示す。

初めにダイを個別チップに分割することなく、パッド34の表面51に電気接触する金属接点がダイに形成されることが本発明の特徴である。

【0037】

図8A及び図8Bは、金属接点形成に続いて、ウェハ上の個々のダイを個々の事前パッケージ集積回路素子にダイシングすることを例示する。図8Aははんだ付け可能パンプのない図1A及び図1Bのものに対応する構成を示し、図8Bは図1Cに例示されるような、接点12にはんだ付け可能パンプ17が提供されるものを示す。

【0038】

ここで図9、図10A及び図10Bを共に参照すると、本発明の好適実施形態による集積回路素子を製造するための装置が例示される。従来のウェハ製造設備180が完全なウェハ20を提供する。個々のウェハ20は、そのアクティブ表面で、エポキシ28を使用し、接着装置182によって、ガラス層26のような保護層に接着されるが、この接着装置182は好適には、エポキシの均一な分布が得られるようにウェハ20、層26及びエポキシ28を回転させる設備を有する。

【0039】

接着されたウェハ (図3) は英國のSpeedlam Machines Co., Ltd. から市販されている、12.5A研磨材を使用するModel 32BTGWといった研磨装置によってその非アクティブ表面で薄く研磨される。

次にウェハは、AZ 4562の商品名で、Hoechstから市販されている、従来のスピニ塗布方式フォトレジストを使用するなど、好適にはフォトリソグラフィによって、その非アクティブ表面でエッチングされる。

【0040】

フォトレジストは好適には、Karl Suss Model KSMA6といった適切な紫外線照射システム185による照射を受けるマスクであり、リソグラフィ・マスク186を通じてエッチングされる構30が画定される。

【0041】

次にフォトレジストは、現像槽 (図示せず) 内で現像され、ベーティングされた後、温度管理槽188内に置かれたシリコン・エッチング溶液190でエッチングされる。この目的のための市販の機器にはChemkleen槽とWHRVサーチュレータが含まれるが、これらはどちらも米国のWafer Inc. によって製造されている。適切な従来のシリコン・エッチング溶液は、英國のMicor-Image Technology Ltd. から市販されている、Isosform Siliconエッチング溶液である。ウェハは従来エッチングの後洗浄される。結果として得られたエッチング済ウェハが図4Cに示される。

また、上記のウェット化学エッチング・ステップはドライ・プラズマ・エッチングによって置換されることもある。

【0042】

エッチング済ウェハは非アクティブ側面で、本質的に装置182と同じである接着装置192によって別の保護層42に接着され、図4Dに示されるような二重接着ウェハ・サンドイッチが製造される。

切り欠き装置194は図4Dの接着ウェハ・サンドイッチを部分的に切断し、図5に示される形状にする。

【0043】

その後切り欠きされたウェハは、クロメーティング溶液198を収容する槽196で腐食防止処理の対象となるが、これは米国特許第2,507,956号、第2,851,385号、及び第2,796,370号の何れかで説明されているようなものであり、それらの開示は引用によって本明細書の記載に援用する。

米国のMaterial Research Corporationによって製造される、Model 903Mスパッタリング機械のような、真空蒸着技術によって動作する導電性層蒸着装置200が利用され、図7に示されるようにウェハの各ダイの1つかそれ以上の表面の導電性層を製造する。

【0044】

図7に示されるような接点ストリップの形成は好適には、Primecoatの商品名でDuPontから、またEagleの商品名でShipleyから市販されている、従来の電着フォトレジストを使用することで実行される。フォトレジストは、DuPontまたはShipleyから市販されているフォトレジスト槽組立体202内でウェハに塗布される。

【0045】

フォトレジストは好適には、適切なエッチング・パターンを画定するマスク205を使用して、システム185と同一の紫外線照射システム204によって光で形成される。その後フォトレジストは現像槽206内で現像された後、エッチング槽210内に置かれた金属エッチング溶液でエッチングされ、図1A及び図1bに示されるもののような導体構造が提供される。

次に、図7に示される露出した導電性ストリップは、好適には日本のOkunoから市販されている無電解メッキ装置212によってメッキされる。

【0046】

次にウェハは個々の事前パッケージ集積回路素子にダイシングされる。好適には、ダイシング刃214は厚さ4~12ミルのダイアモンド・レジノイド刃である。結果として得られたダイは一般に図1A及び図1Bに例示されるようなものである。

【0047】

図10Aは、はんだ付け可能バンプのない図1A及び図1Bのものに対応する集積回路構造を製造する装置を示し、図10Bは、はんだ付け可能バンプを有する図1Cのものに対応する集積回路構造を製造する装置を示す。図10Bの実施形態は、無電解メッキ装置212の下流にバンプ形成装置213がさらに提供されていること以外は、図10Aのものと同一である。

【0048】

ここで図11A～図11Eを参照すると、本発明の別の好適実施形態によって構成され動作し、その縁部表面314に沿ってメッキされた多数の電気接点を有する、比較的薄く小型で、環境に対して保護され機械的に強化された集積回路パッケージ310を含む集積回路素子の5つの代替好適実施形態が例示される。

【0049】

図11Aは、透過性保護層317の外向き表面316の上に形成された二色性フィルタ及び/または反射防止被覆315を示す。図11Bは被覆318を例示するが、これは被覆315と同一で、透過性保護層317の内向き表面319の上に形成される。図11Cは、透過性保護層317のそれぞれの表面316及び319の上の両方の被覆315及び318を示す。光電子工学的構成要素は、通常100ミクロンである、従来の厚さのシリコン基板322の表面320上に形成される。表面320は透過性保護層317に面している。

【0050】

図11Dは、透過性保護層317の外向き表面316の上に形成された吸収フィルタ323を示す。図11Eは、透過性保護層317の外向き表面316の上に形成され、上に形成された反射防止被覆324を有する吸収フィルタ323を示す。

【0051】

ここで図12A～図12Cを参照すると、その縁部表面334に沿ってメッキされた多数の電気接点332を有する、比較的薄く小型で、環境に対して保護され機械的に強化された集積回路パッケージ330を含む集積回路素子の3つの代替好適実施形態が例示される。

図11A～図11Eの実施形態とは対照的に、図12A～図12Cの集積回路

素子は背面照明用に設計されているので、通常12～15ミクロンの厚さを有する薄型シリコン基板336を利用している。

【0052】

図11A～図11Eの実施形態では、光電子工学的構成要素は透過性保護層317に面する表面320の上に形成されているが、図12A～図12Bの実施形態では、この構成要素は、基板336の表面340の上に形成され、その表面340は対応する透過性保護層337に離れて面している。図12A～図12Cの実施形態では、基板336の厚さは極度に薄いので、表面340の上の光電子工学構成要素は背面照明により透過性保護層337を経て衝突する光の照射を受けることができる。

【0053】

認識されるように、シリコンは赤外線放射のようなある種の放射線スペクトルに対して透過性である。赤外線反応性素子が提供される場合、図12A～図12Cの実施形態は薄型シリコン基板なしで構成できる。

【0054】

図12Aは、透過性保護層337の外向き表面346の上に形成される二色性フィルタ及び／または反射防止被覆345を示す。図12Bは被覆348を例示するが、これは被覆345と同一で、透過性保護層337の内向き表面349の上に形成される。図12Cは、透過性保護層337のそれぞれの表面346及び349の上の両方の被覆345及び348を示す。

図11D及び図11Eに示される修正も図12A～図12Cの構造において実施されうる。

【0055】

ここで図13A、図13B及び図13Cを参照すると、本発明の別の好適実施形態によって構成され動作し、その縁部354に沿ってメッキされた多数の電気接点352を有する、比較的薄く小型で、環境に対して保護され機械的に強化された集積回路パッケージ350を含む集積回路素子の3つの代替好適実施形態が例示される。

【0056】

図13Aは、透過性保護層357の外向き表面356の上に形成されたRGBまたはマスキング・フィルタといった色フィルタを示す。図13Bはフィルタ358を例示するが、これはフィルタ355と同一で、シリコン基板362の外向き表面359の上に形成される。図13Cは、それぞれの表面356及び359の上の両方のフィルタ355及び358を示す。

【0057】

認識されるように、フィルタ356はまた、透過性保護層357の内向き表面の上に配置されることもある。

【0058】

次に、図14A、14B、14Cおよび14Dを参照すると、その透明保護面にレンズが一体的に形成される、本発明の別の望ましい実施態様に従って構成され機能する一体パッケージの光電子工学的集積回路装置の4つの代替実施態様が例示されている。

【0059】

図14Aの実施態様は、コーティングのない図11Aの実施態様と同一と言え、さらにその外向き面374にマイクロレンズ372の配列が形成される透明保護層370を持つ点でこれと区別される。

【0060】

図14Bの実施態様は、コーティングのない図12Aの実施態様と同一と言え、さらにその外向き面384にマイクロレンズ382の配列が形成される透明保護層380を持つ点でこれと区別される。

【0061】

図14Aおよび14Bに示される実施態様においては、マイクロレンズ372および382は、それぞれ、透明保護層370および380の材料と同じ材料で形成される。その代わりに、マイクロレンズ372および382をそれぞれの透明保護層370および380の材料と異なる材料で形成することができる。

【0062】

図14Cの実施態様は、図14Aの実施態様に一致する。ただし、図14Cの実施態様においては、マイクロレンズ385の配列が透明保護層370の内向き面に形成さ

れる。図14C に示される実施態様において、マイクロレンズ385 は、透明保護層370 の材料と異なる材料で形成される。その代わりに、マイクロレンズ385 を透明保護層370 と同じ材料で形成することができる。

【0063】

図14D の実施態様は、図14B の実施態様に一致する。ただし、図14D の実施態様においては、図14C の実施態様と同様、マイクロレンズ387 の配列が透明保護層380 の内向き面に形成される。図14D に示される実施態様において、マイクロレンズ387 は、透明保護層380 の材料と異なる材料で形成される。その代わりに、マイクロレンズ387 を透明保護層380 の材料と同じ材料で形成することができる。

【0064】

図14C および14D の実施態様において、マイクロレンズ385 および387 の屈折率は、それぞれその下のエポキシ層388 の屈折率を上回らなければならない。

【0065】

次に、図15A および15B を参照すると、その透明保護面に光結合バンプが一体的に形成される、本発明の別の望ましい実施態様に従って構成され機能する一体パッケージの光電子工学的集積回路装置の2 つの代替実施態様が単純化されて示されている。

【0066】

図15A の実施態様は、コーティングのない図11A の実施態様と同一と言え、さらに透明保護層392 に光結合バンプ390 が形成される点でこれと区別される。導波管394 はバンプ390 を通じて透明保護層392 に光学的に結合されて示されている。バンプ390 は、機械的圧力がこれをわずかに変形させて消失性の光波がその間に形成される界面を通り抜けられるようにするために、多少従順性のある透明な有機材料で形成されることが望ましい。

【0067】

図15B の実施態様は、コーティングのない図12A の実施態様と同一と言え、さらに透明保護層398 に光結合バンプ396 が形成される点でこれと区別される。導波管399 は、バンプ396 を通じて透明保護層398 に光学的に結合されて示されて

いる。

【0068】

次に、図16A および16B を参照すると、その透明保護面に導波管およびその他の光学コンポーネントが一体的に形成される、本発明のさらに別の望ましい実施態様に従って構成され機能する一体パッケージの光電子工学的集積回路装置の2つの代替実施態様が単純化されて示されている。

【0069】

図16A の実施態様は、コーティングのない図11A の実施態様と同一と言え、さらに透明保護層402 に従来の集積光学技術などにより導波管400 およびその他の光学素子(図には示されていない) が形成される点でこれと区別される。この配列により、透明保護層402 を通じてシリコン基質404 上に形成される光電子コンポーネントと導波管400 の間の光学的通信が可能になる。

【0070】

図16B の実施態様は、コーティングのない図12A の実施態様と同一と言え、さらに透明保護層412 に従来の集積光学技術などにより導波管410 およびその他の光学素子(図には示されていない) が形成される点でこれと区別される。この配列により、透明保護層412 を通じてシリコン基質414 上に形成される光電子工学的コンポーネントと導波管410 の間の光学的通信が可能になる。

【0071】

次に、図17A および17B を参照すると、偏光子が一体パッケージの光電子集積回路装置と一体化した、本発明のさらに別の望ましい実施態様に従って構成され機能する一体パッケージの光電子集積回路装置の2 つの代替実施態様が単純化されて示されている。

【0072】

図17A の実施態様は、コーティングのない図11A の実施態様と同一と言え、さらに透明保護層424 の外向き面422 に偏光子420 を持つ点でこれと区別される。

【0073】

図17B の実施態様は、コーティングのない図12A の実施態様と同一と言え、さらに透明保護層434 の外向き面432 に偏光子430 を持つ点でこれと区別される。

【0074】

次に、図18A および18B を参照すると、光学格子が一体パッケージの光電子集積回路装置と一体化した、本発明のさらに別の望ましい実施態様に従って構成され機能する一体パッケージの集積回路装置の2 つの代替実施態様が単純化されて示されている。

【0075】

図18A の実施態様は、コーティングのない図11A の実施態様と同一と言え、さらにその外向き面444 に光学格子442 が形成される透明保護層440 を持つ点でこれと区別される。

【0076】

図18B の実施態様は、コーティングのない図12A の実施態様と同一と言え、さらにその外向き面454 に光学格子452 が形成される透明保護層450 を持つ点でこれと区別される。

【0077】

次に、図19A および19B を参照すると、これらの図はそれぞれ図11A および12A とあらゆる点に関して全体的に類似すると言える。図19A および19B の実施態様は、透明保護層460 が特殊なエッジ形態を持つことを特徴とし、これにより開口部に取り付けることができる。図19A および19B において、透明保護層460 はステップ462 を形成する周縁を持つ。透明保護層460 は他の適切な形態を持つことができる事が分かる。

【0078】

次に、図20A および20B を参照すると、パッケージのエッジに不透明なコーティングが施される、本発明のさらに別の望ましい実施態様に従って構成され機能する一体パッケージの光電子工学的集積回路装置の2 つの実施態様が単純化されて示されている。

【0079】

図20A の実施態様は、図19A の実施態様に一致すると言え、透明保護層460 はその周縁に不透明コーティング464 を施される。周縁はステップ462 を含み、さらにこれに隣接する外向き面のエッジも含むことができる。

【0080】

図20B の実施態様は、全体的に図11A の実施態様に一致すると言え、透明保護層470 はその周縁に不透明コーティング472 を施される。周縁は、これに隣接する外向き面のエッジも含むことができる。

【0081】

次に、図21を参照すると、八角形の形態を持つ、本発明のさらに別の望ましい実施態様に従って構成され機能する一体パッケージの光電子工学的集積回路装置が単純化されて示されている。この形態は、高い密度の焦点面センサおよびエレクトロニクスが要求される内視鏡などコンパクトな用途にとって望ましい。

【0082】

図22は、図21に示されるタイプの集積回路を生産するために使われるカッティング・パターンが単純化されて示されている。ウェハー480 の上に重ねられた状態で示されている図22のカッティング・パターンは、各ダイについて連続6 カットから成る。

【0083】

当業者であれば、本発明が、特に図に示され以上に説明されるものに限定されないことが分かるだろう。本発明の範囲は、以上に説明した様々な特徴の組み合わせおよびそのまた組み合わせ、ならびに以上の明細書を読めば当業者が思い浮かべるであろう先行技術にないその修正および変形を含む。

【図面の簡単な説明】**【図1A】**

本発明の好ましい実施形態にしたがって構成され動作する、一体状にパッケージされた光電子工学的集積回路素子の頂部を示す外観略示図である。

【図1B】

本発明の好ましい実施形態にしたがって構成され動作する、一体状にパッケージされた光電子工学的集積回路素子の底部とを示す外観略示図である。

【図1C】

本発明の好ましい実施形態にしたがって構成され動作する、図1Aと図1B とに示されるタイプの一体状にパッケージされた光電子工学的集積回路素子の底部

を示す外観略示図である。

【図2】

複数の集積回路ダイを含むウェーハに対する透過性の保護パッケージング層の付着を示す外観略示図である。

【図3】

ウェーハ上に付着した透過性保護パッケージング層を通して見た場合の、ウェーハ上の個々のダイを示す外観略示図である。

【図4A】

本発明の好ましい実施形態による一体状にパッケージされた光電子工学的集積回路素子の製造における様々な段階を示す断面図である。

【図4B】

図4Aと同様の図である。

【図4C】

図4Aと同様の図である。

【図4D】

図4Aと同様の図である。

【図5】

図4Dのウェーハから製造された一体状にパッケージされた光電子工学的集積回路素子の、一部分が切り取られた形で示されている詳細な外観図である。

【図6】

図1Aと図1Bと図1Cと図5とに示されている一体状にパッケージされた光電子工学的集積回路素子の製造における様々な段階を示す断面図である。

【図7A】

図6と同様の図である。

【図7B】

図6と同様の図である。

【図8A】

図6と同様の図である。

【図8B】

図6と同様の図である。

【図9】

本発明の方法を実行するための装置の簡略的なブロック図を示す。

【図10A】

本発明の方法を実行するための装置の簡略的なブロック図を示す。

【図10B】

本発明の方法を実行するための装置の簡略的なブロック図を示す。

【図11A】

本発明のさらに別の好ましい実施形態にしたがって構成され動作し、かつ、スペクトルフィルタおよび／または反射防止コーティングを含む、集積回路素子の1つの実施形態の外観略示図である。

【図11B】

本発明のさらに別の好ましい実施形態にしたがって構成され動作し、かつ、スペクトルフィルタおよび／または反射防止コーティングを含む、集積回路素子の他の1つの実施形態の外観略示図である。

【図11C】

本発明のさらに別の好ましい実施形態にしたがって構成され動作し、かつ、スペクトルフィルタおよび／または反射防止コーティングを含む、集積回路素子の他の1つの実施形態の外観略示図である。

【図11D】

本発明のさらに別の好ましい実施形態にしたがって構成され動作し、かつ、スペクトルフィルタおよび／または反射防止コーティングを含む、集積回路素子の他の1つの実施形態の外観略示図である。

【図11E】

本発明のさらに別の好ましい実施形態にしたがって構成され動作し、かつ、スペクトルフィルタおよび／または反射防止コーティングを含む、集積回路素子の他の1つの実施形態の外観略示図である。

【図12A】

背面照明のために設計されている一体状にパッケージ実装された光電子工学的

集積回路素子の1つの実施形態の外観略示図である。

【図1 2 B】

背面照明のために設計されている一体状にパッケージ実装された光電子集積回路素子の他の1つの実施形態の外観略示図である。

【図1 2 C】

背面照明のために設計されている一体状にパッケージ実装された光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図1 3 A】

一体状にパッケージ実装された光電子工学的集積回路素子に色アレイフィルタが一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージ実装された光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図1 3 B】

一体状にパッケージ実装された光電子工学的集積回路素子に色アレイフィルタが一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージ実装された光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図1 3 C】

一体状にパッケージ実装された光電子工学的集積回路素子に色アレイフィルタが一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージ実装された光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図1 4 A】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上に一体状に形成されているレンズを有する、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージ実装された光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図1 4 B】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上

に一体状に形成されているレンズを有する、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージ実装された光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図14C】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上に一体状に形成されているレンズを有する、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図14D】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上に一体状に形成されているレンズを有する、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図15A】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上に一体状に形成されている光結合パンプを有する、本発明の別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図15B】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上に一体状に形成されている光結合パンプを有する、本発明の別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子集積回路素子の他の1つの実施形態の外観略示図である。

【図16A】

一体状にパッケージ実装された光電子工学的集積回路素子の透過性保護表面上に一体状に形成されている導波路と他の光学構成要素とを有する、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージ実装された光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図16B】

一体状にパッケージされた光電子工学的集積回路素子の透過性保護表面上に一体状に形成されている導波路と他の光学構成要素とを有する、本発明のさらに別的好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図17A】

一体状にパッケージ実装された光電子集積回路素子と偏光子が一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図17B】

一体状にパッケージ実装された光電子工学的集積回路素子と偏光子が一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図18A】

一体状にパッケージ実装された光電子工学的集積回路素子と光格子が一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図18B】

一体状にパッケージされた光電子工学的集積回路素子と光格子が一体化されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図19A】

パッケージが所望の幾何学的形状に形成されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図19B】

パッケージが所望の幾何学的形状に形成されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

【図20A】

パッケージの端縁が不透明コーティングで被覆されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の1つの実施形態の外観略示図である。

【図20B】

パッケージの端縁が不透明コーティングで被覆されている、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の他の1つの実施形態の外観略示図である。

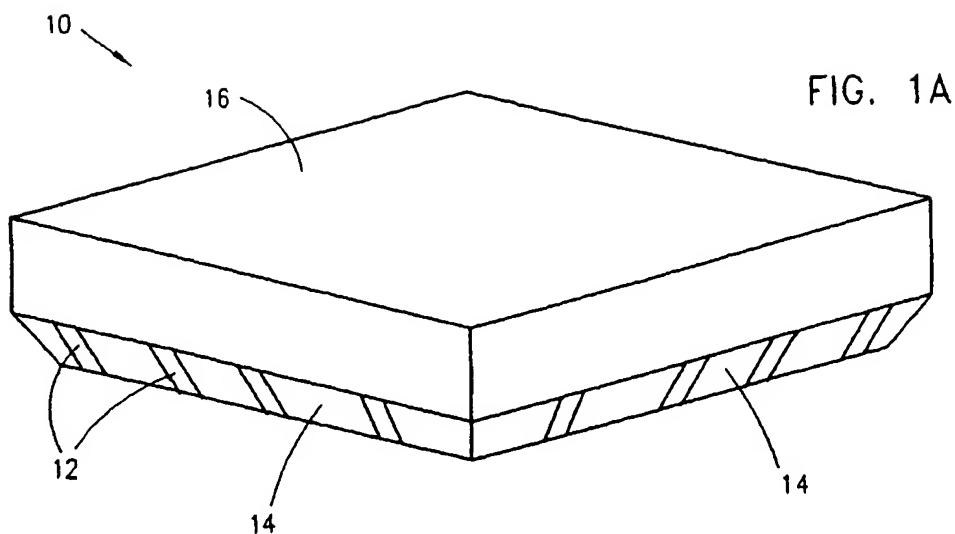
【図21】

八角形の形状構成を有する、本発明のさらに別の好ましい実施形態にしたがって構成され動作する一体状にパッケージされた光電子工学的集積回路素子の実施形態の外観略示図である。

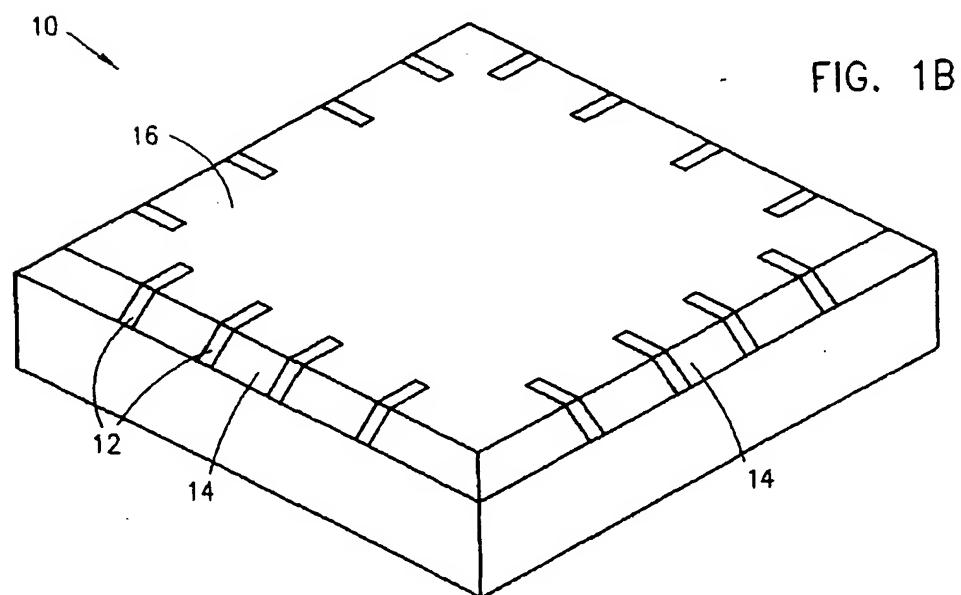
【図22】

図21に示されているタイプの集積回路を製造するために使用する切断パターンの外観略示図である。

【図1A】

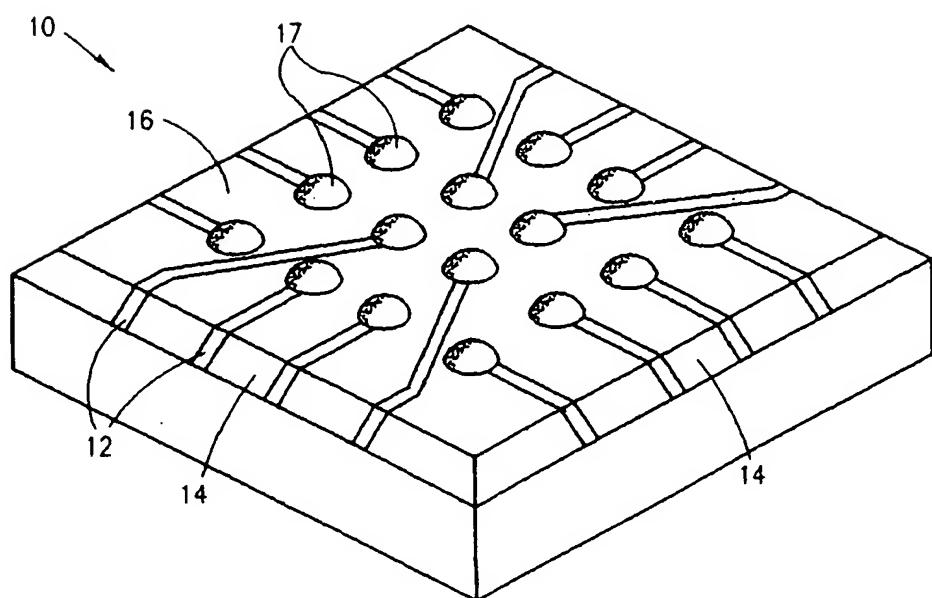


【図1B】



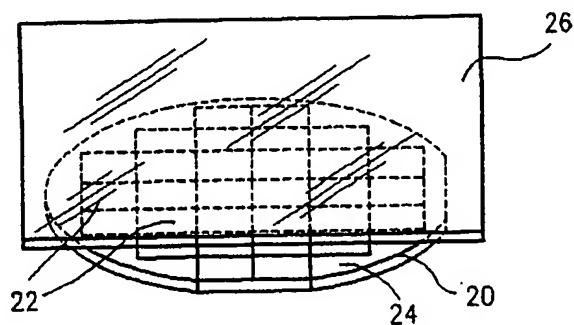
【図1C】

FIG. 1C



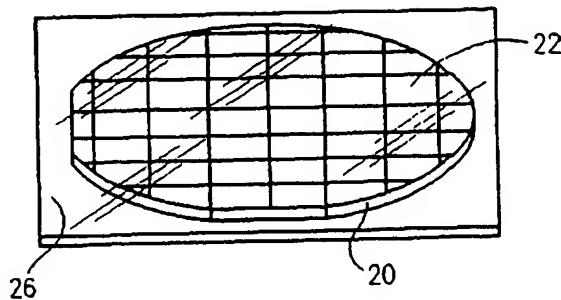
【図2】

FIG. 2

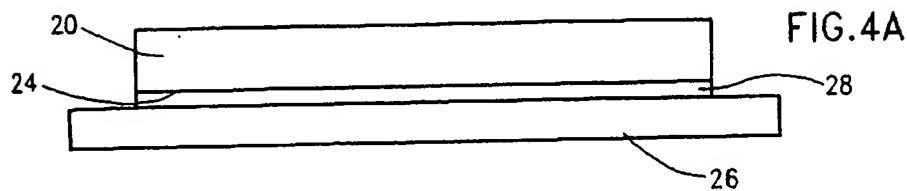


【図3】

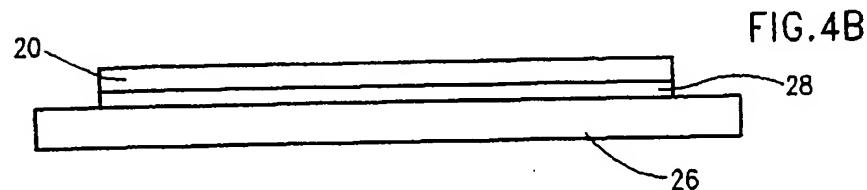
FIG. 3



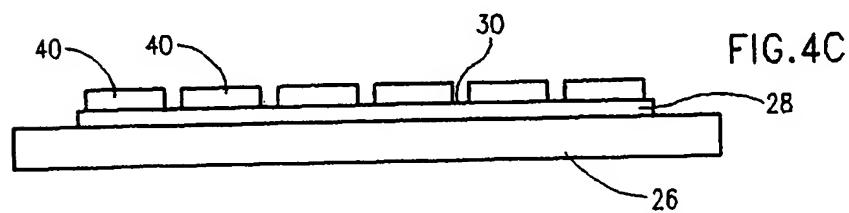
【図4A】



【図4B】



【図4C】



【図4D】

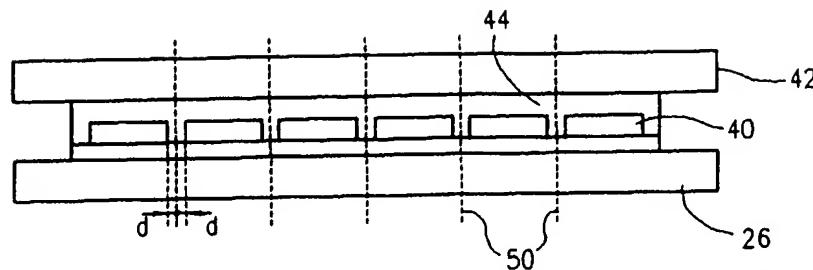


FIG.4D

【図5】

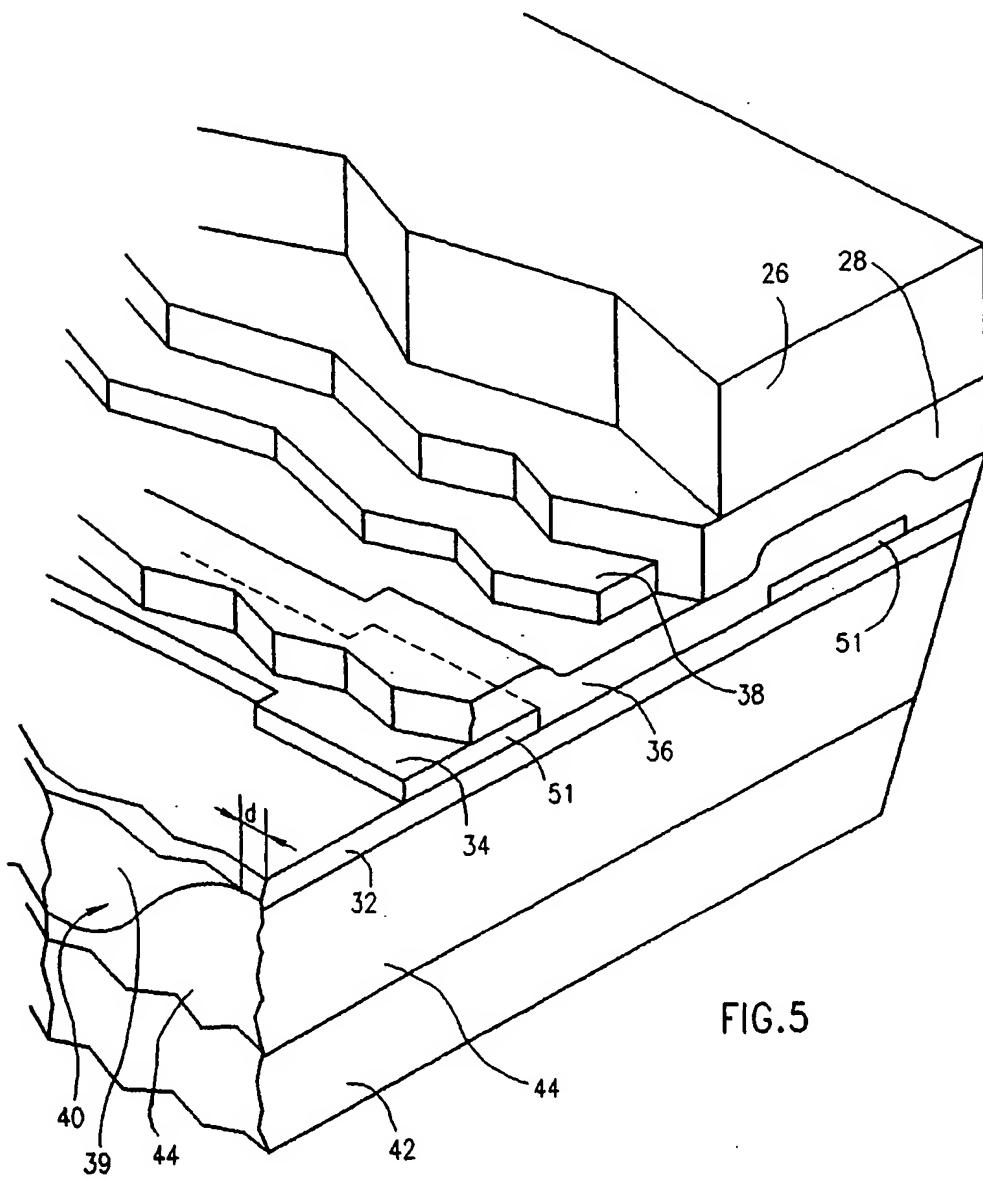


FIG.5

【図6】

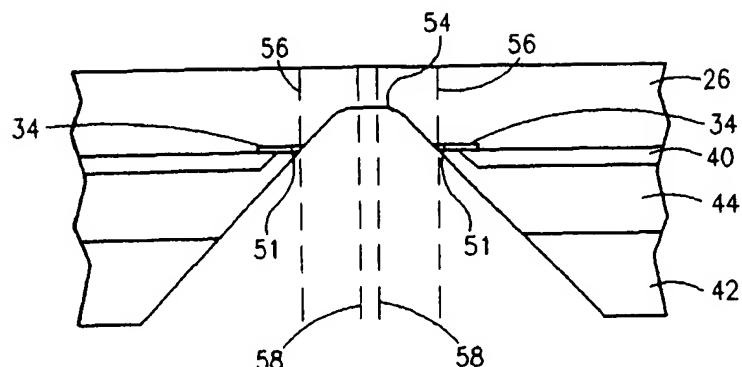


FIG. 6

【図7A】

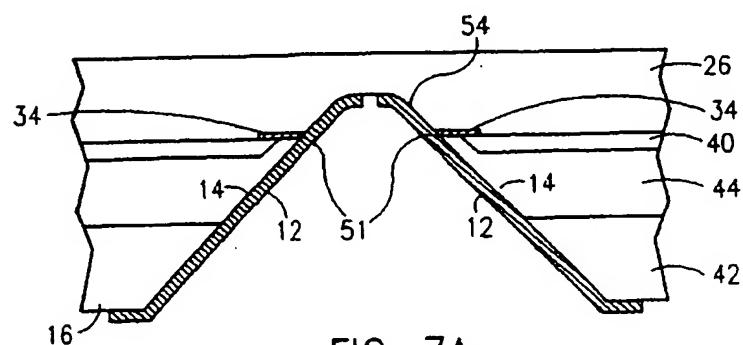


FIG. 7A

【図7B】

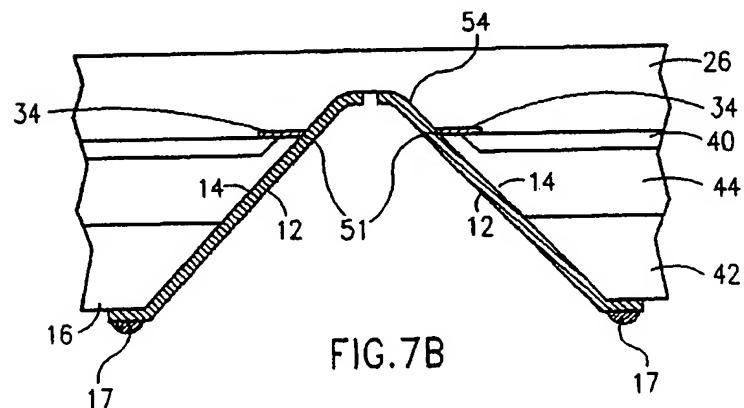


FIG. 7B

【図8A】

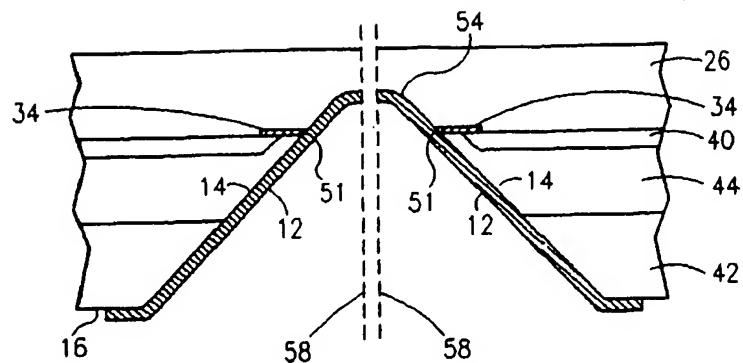


FIG. 8A

【図8B】

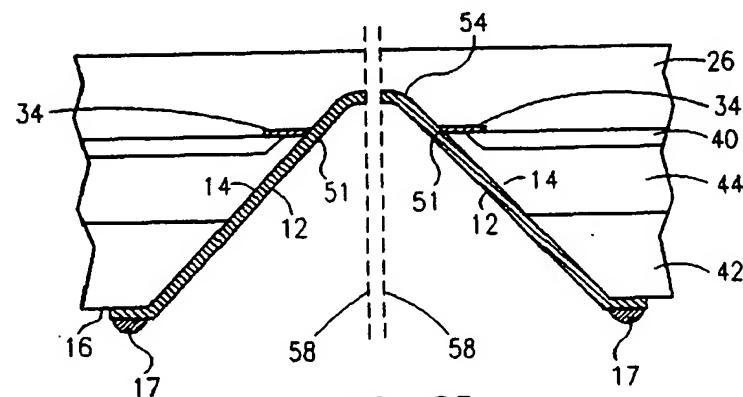
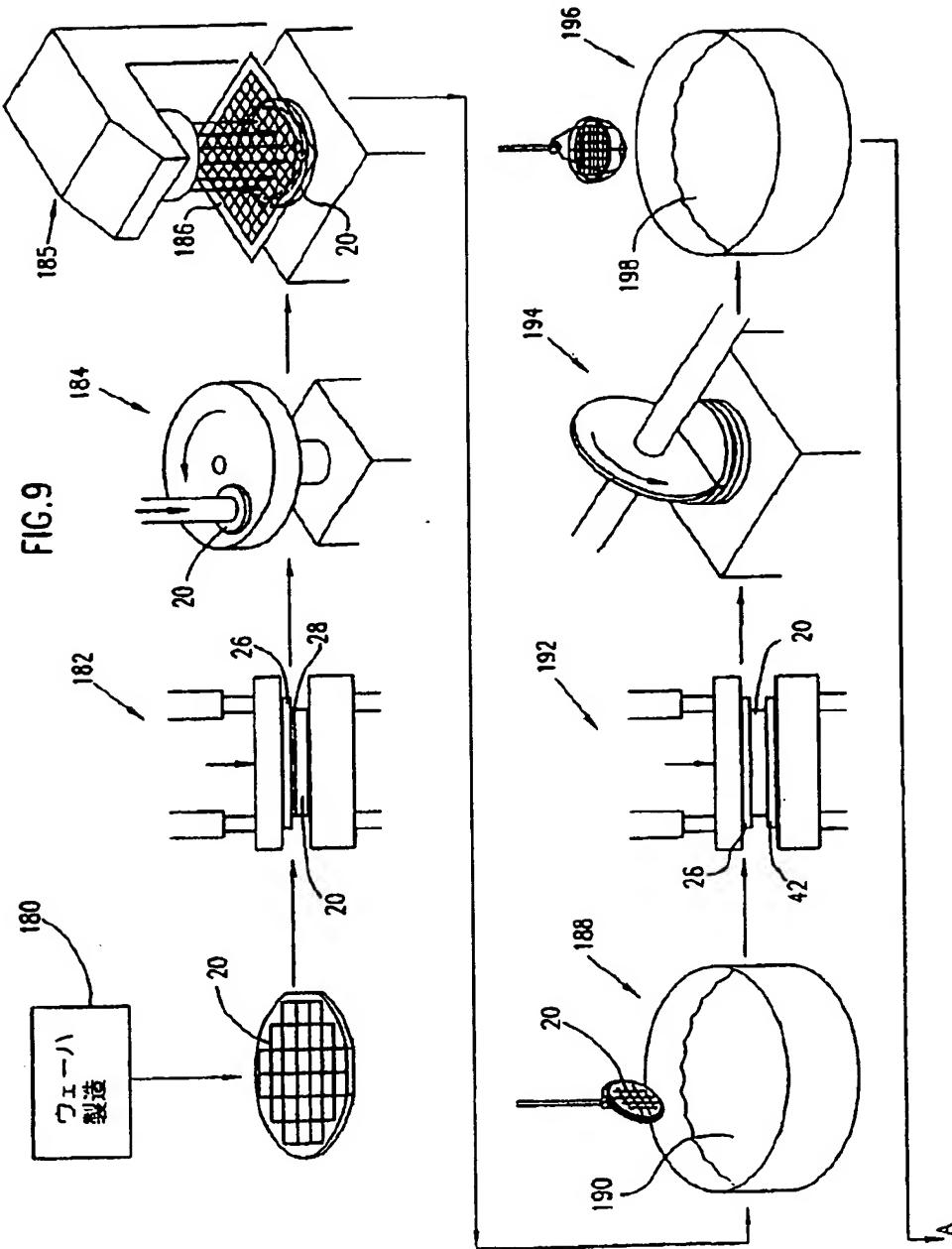


FIG. 8B

【図9】



【図10A】

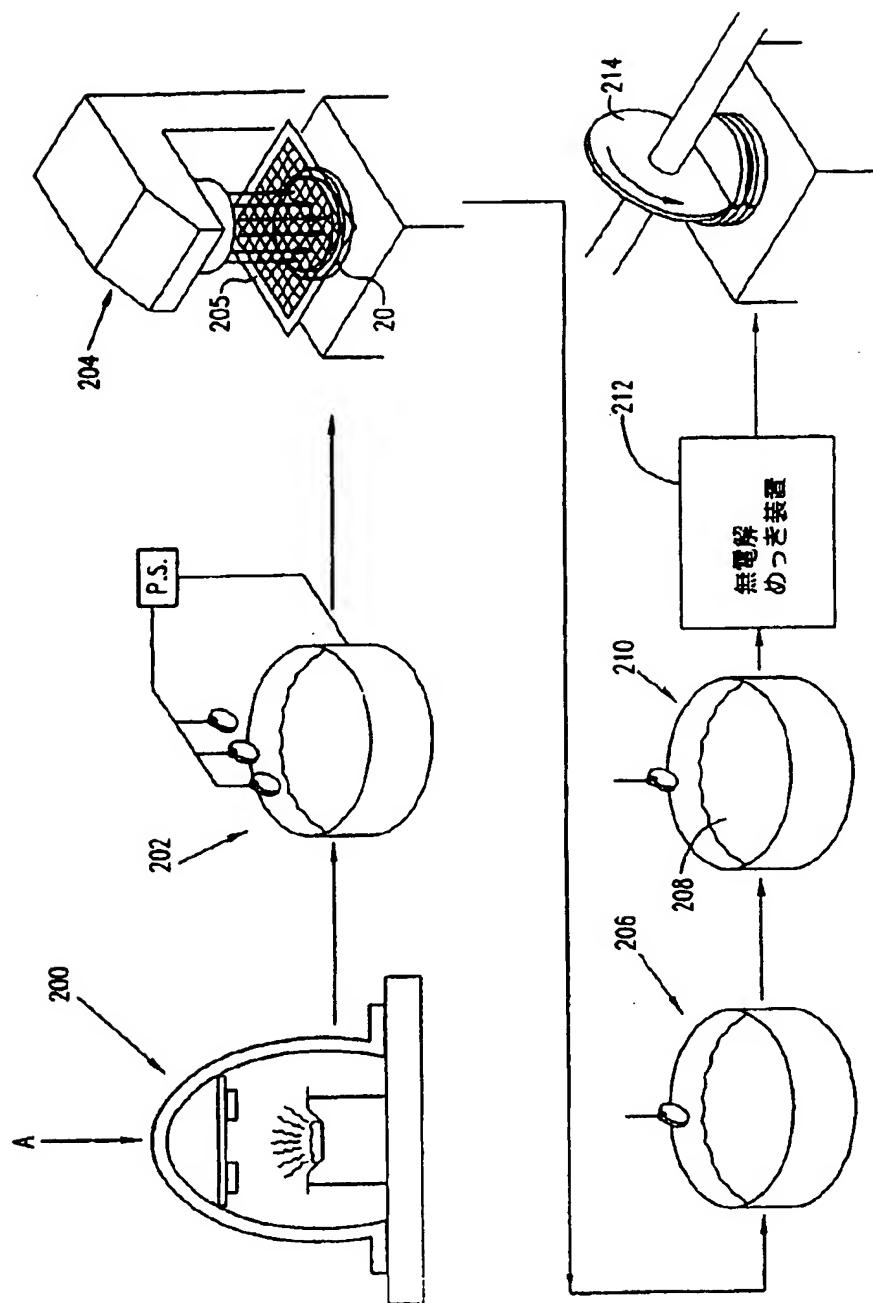


FIG. 10A

【図10B】

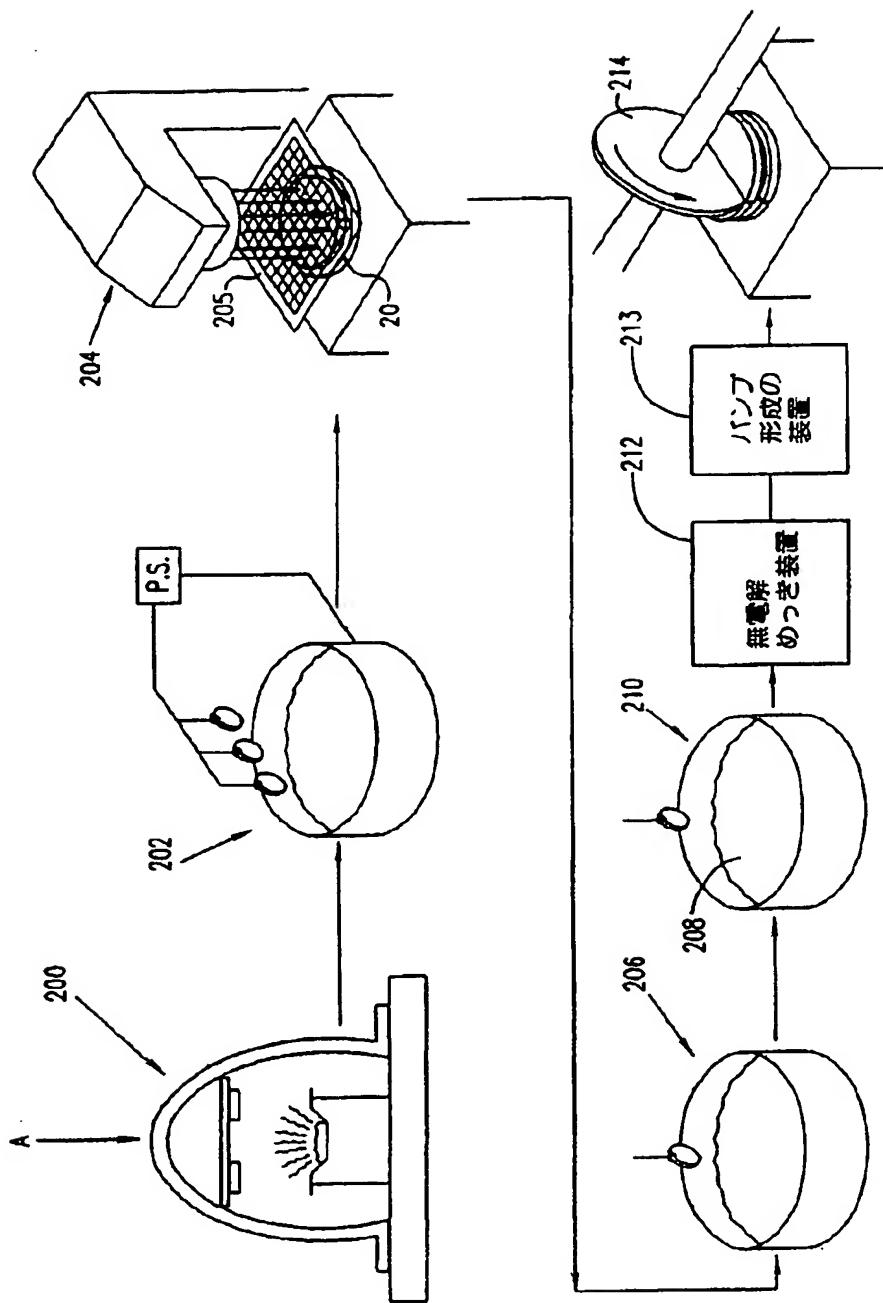
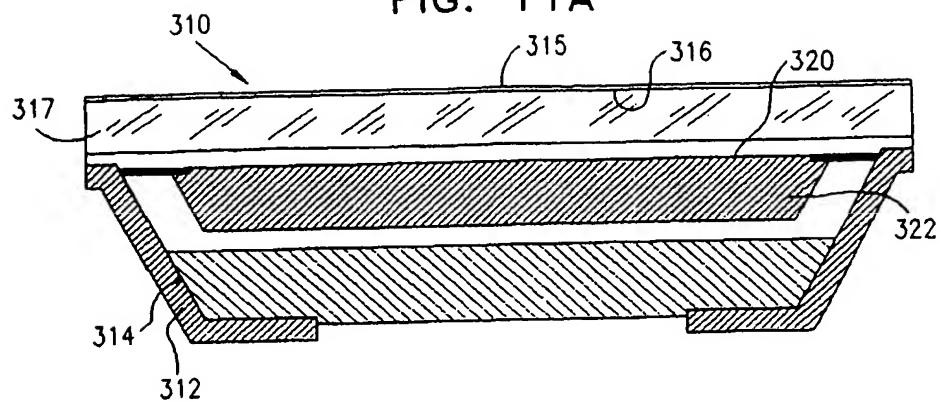


FIG. 10B

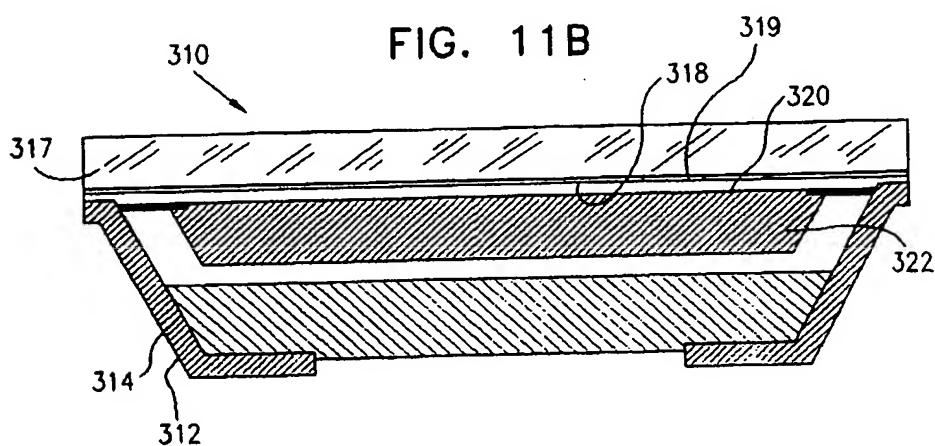
【図11A】

FIG. 11A



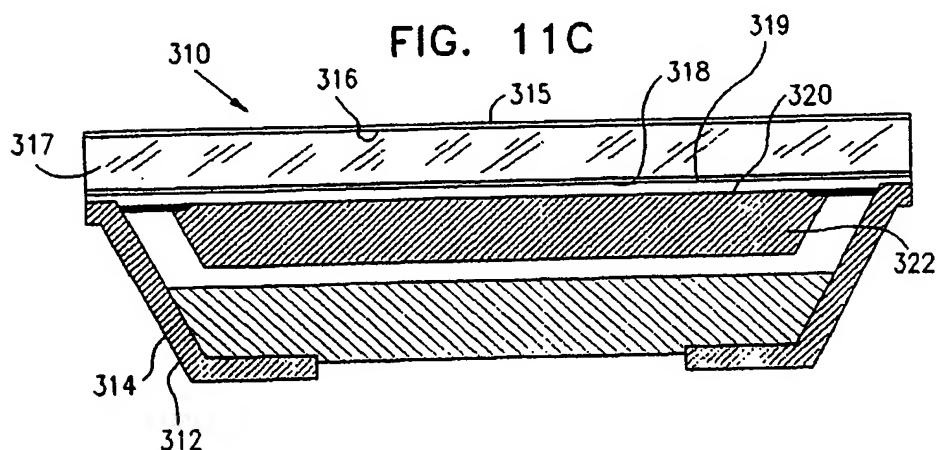
【図11B】

FIG. 11B



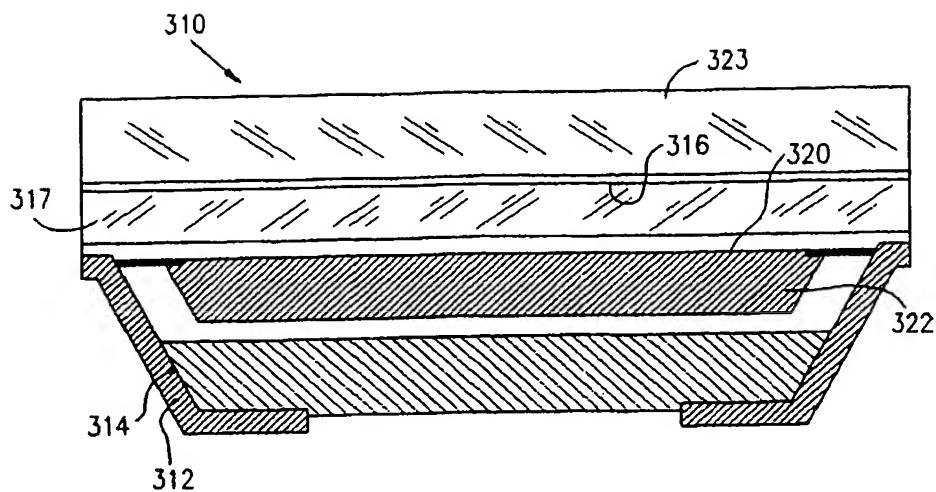
【図11C】

FIG. 11C



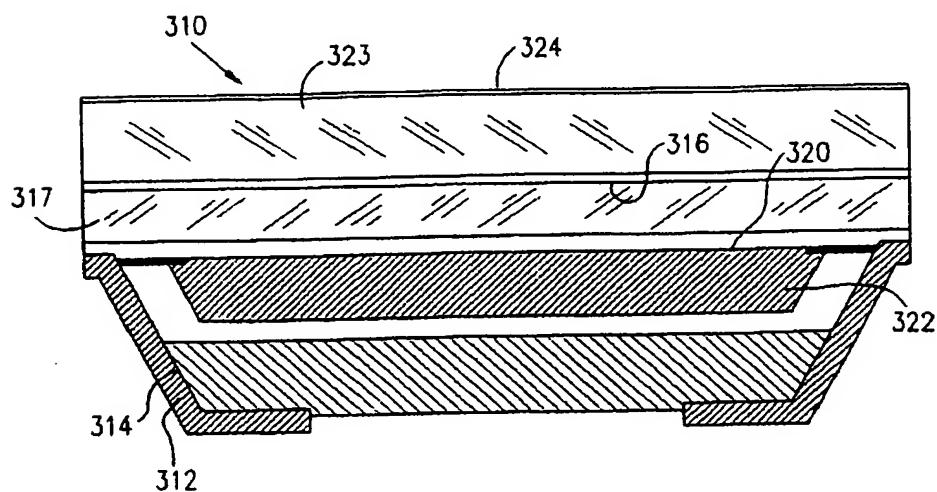
【図11D】

FIG. 11D



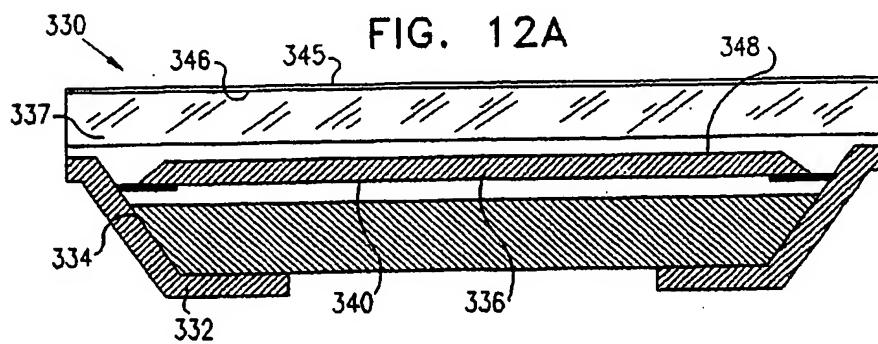
【図11E】

FIG. 11E

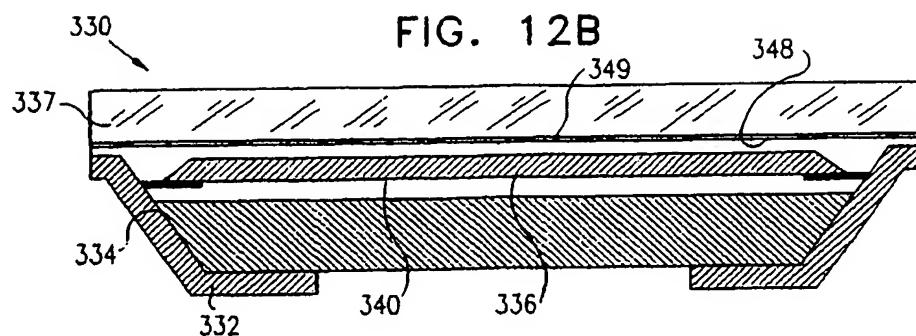


【図12A】

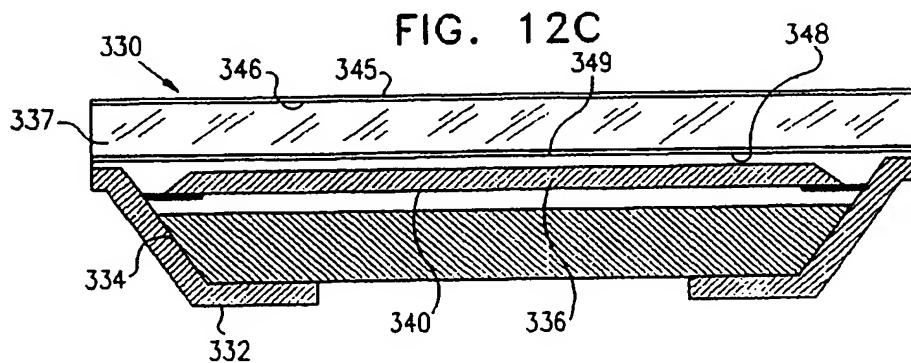
FIG. 12A



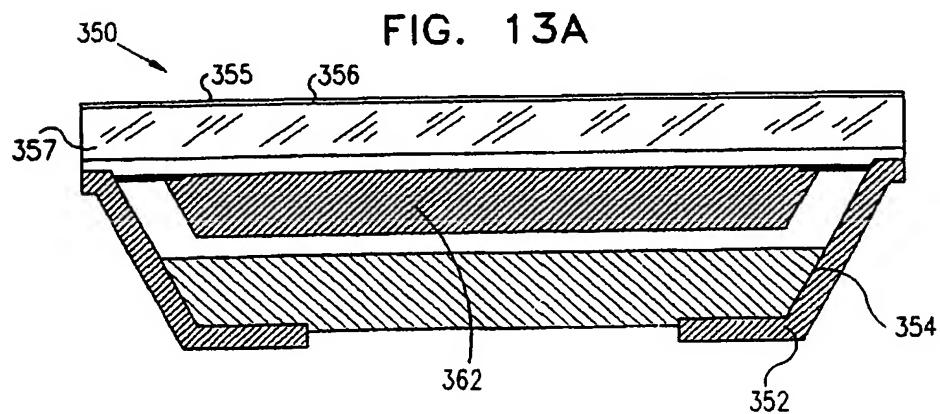
【図12B】



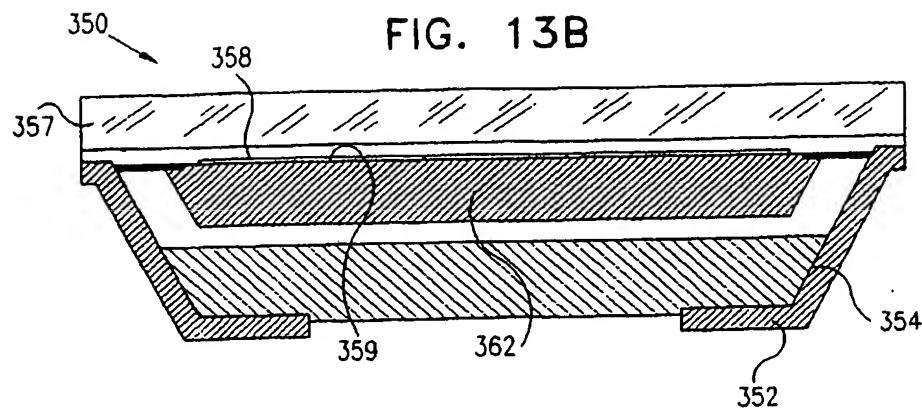
【図12C】



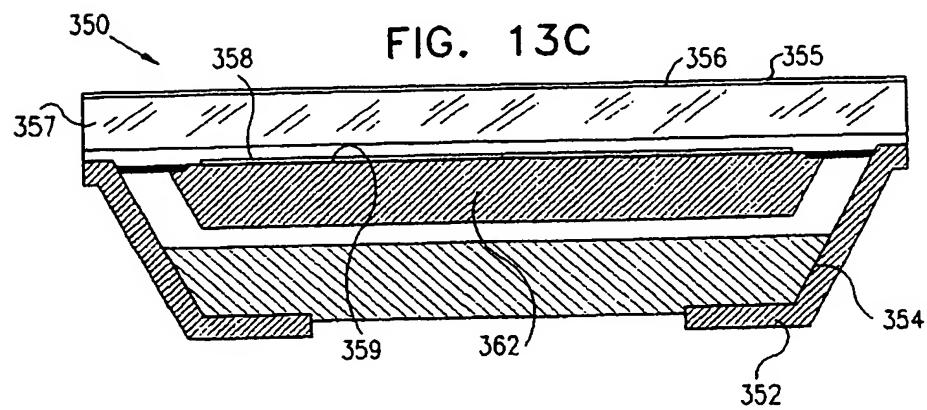
【図13A】



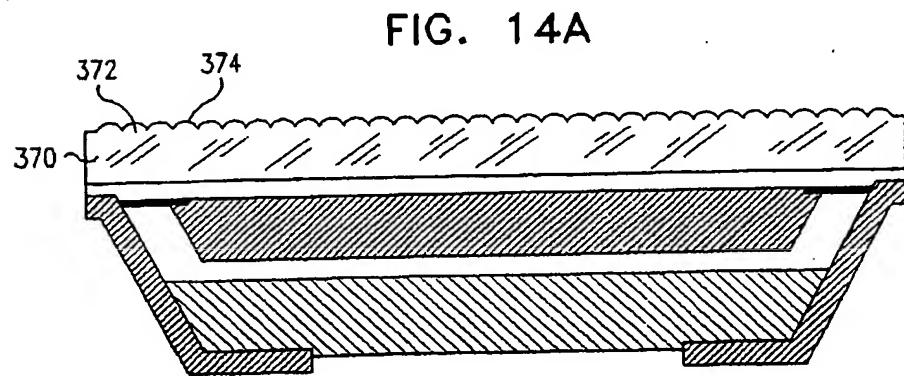
【図13B】



【図13C】

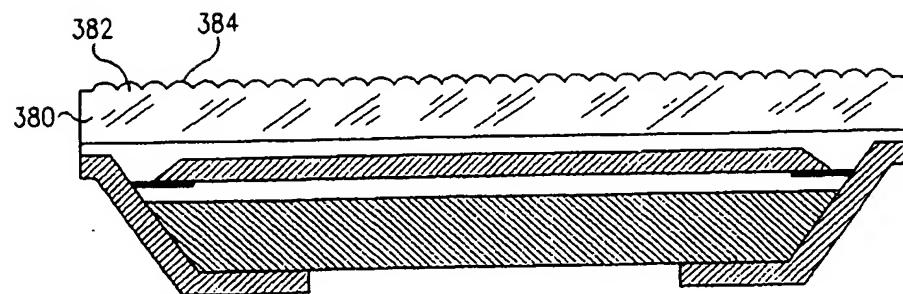


【図14A】



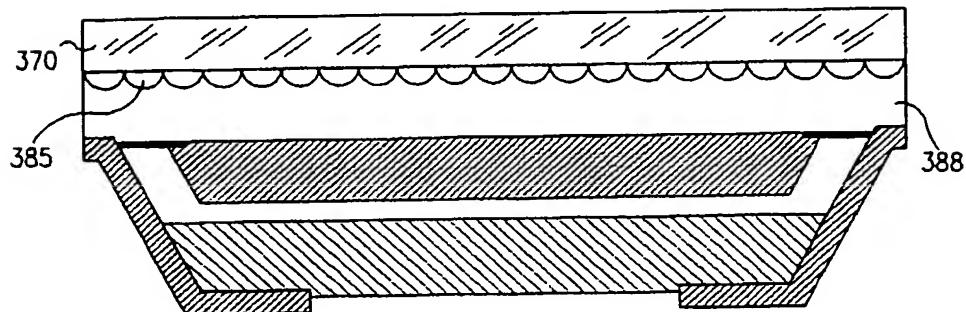
【図14B】

FIG. 14B



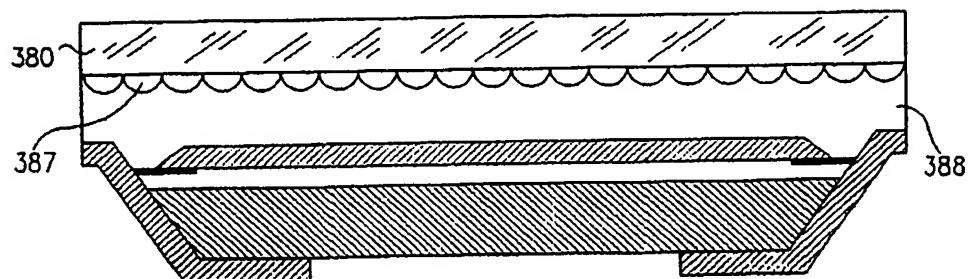
【図14C】

FIG. 14C



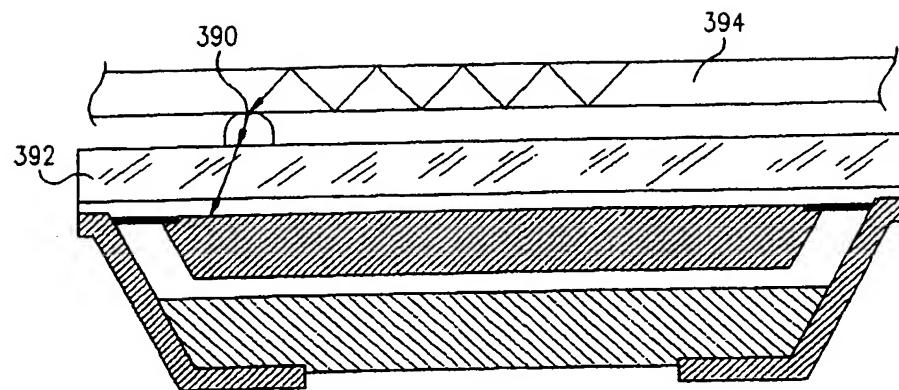
【図14D】

FIG. 14D



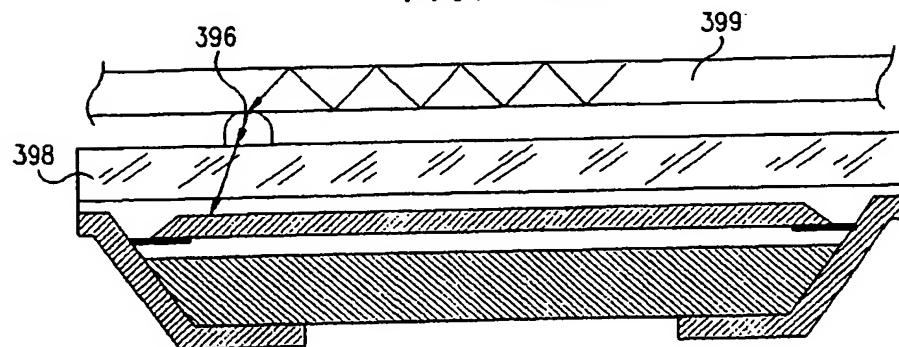
【図15A】

FIG. 15A



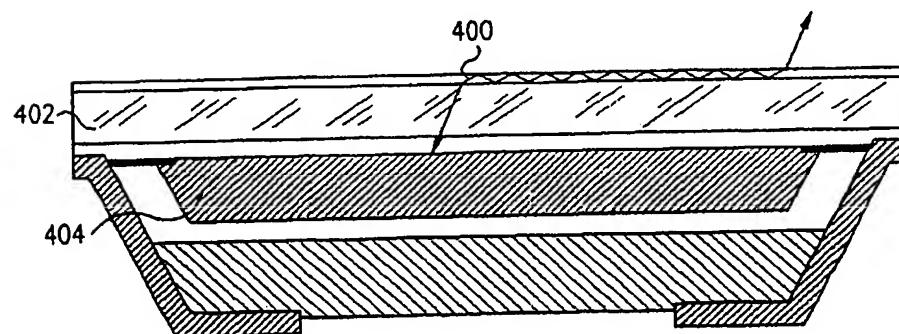
【図15B】

FIG. 15B



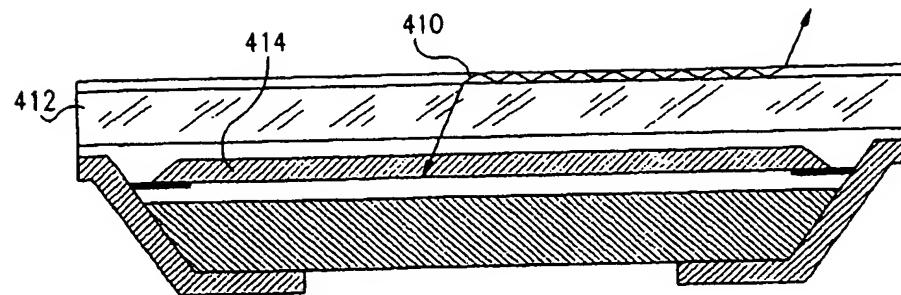
【図16A】

FIG. 16A



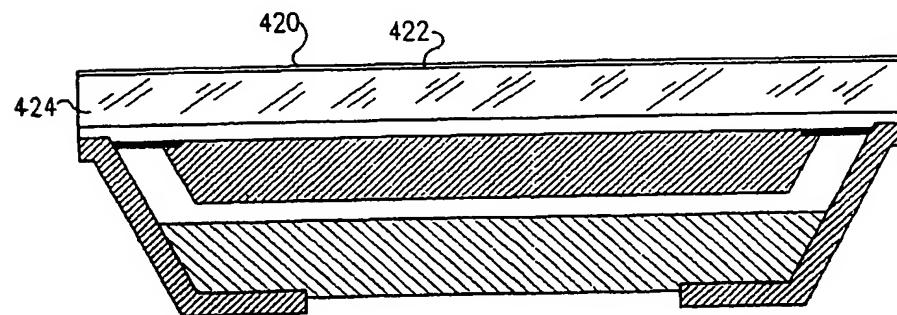
【図16B】

FIG. 16B



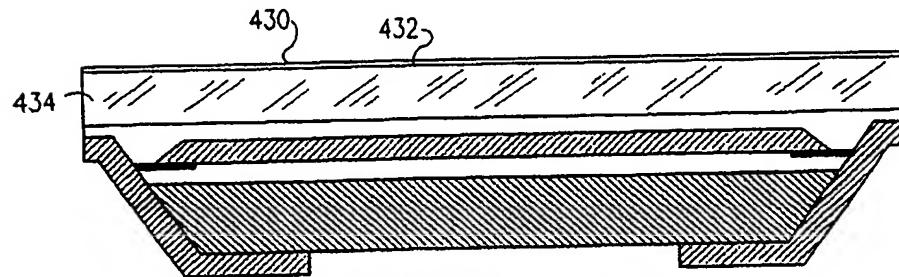
【図17A】

FIG. 17A



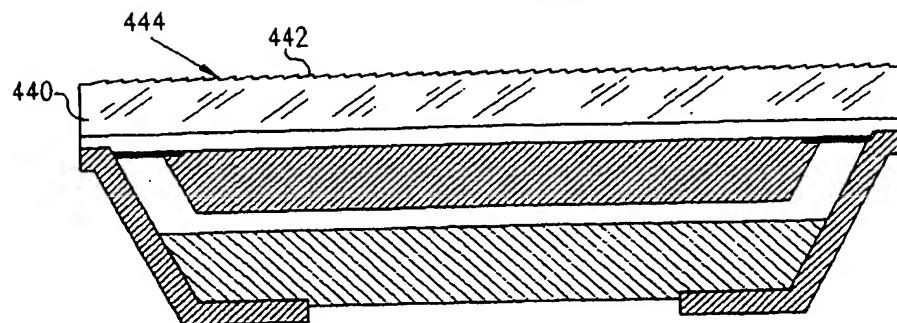
【図17B】

FIG. 17B



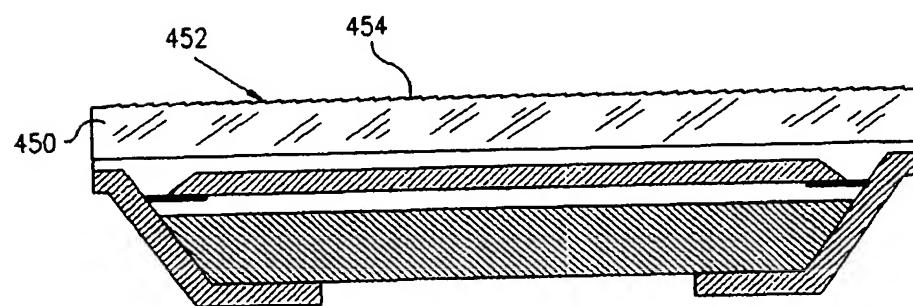
【図18A】

FIG. 18A



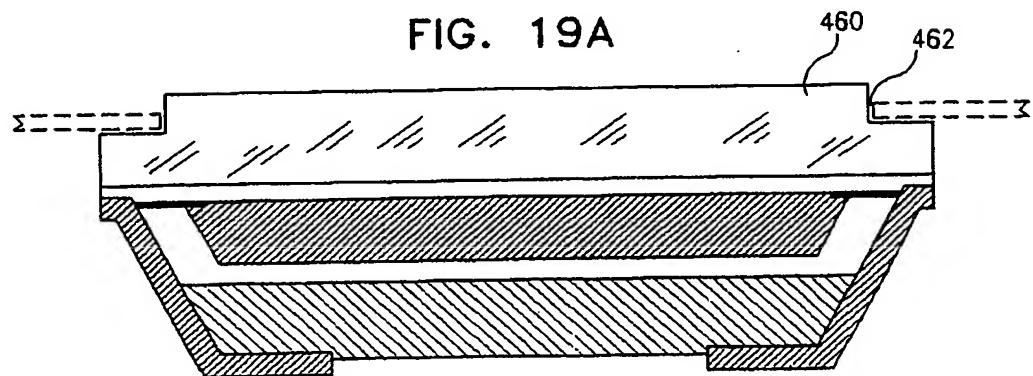
【図18B】

FIG. 18B



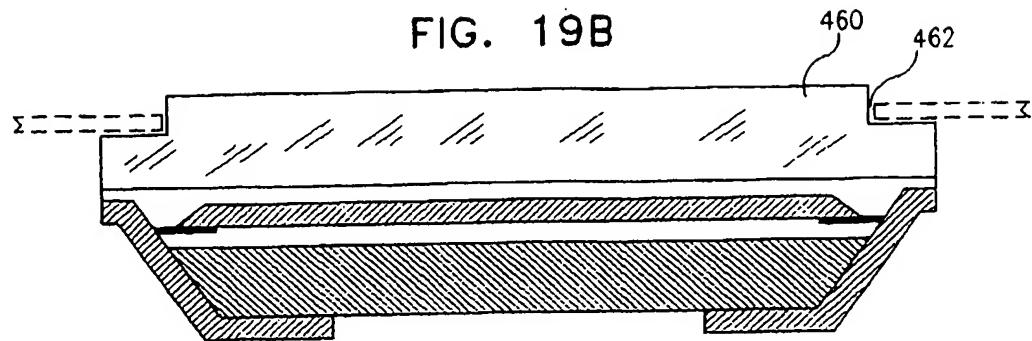
【図19A】

FIG. 19A



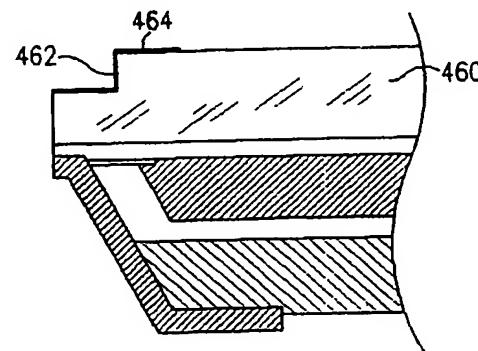
【図19B】

FIG. 19B



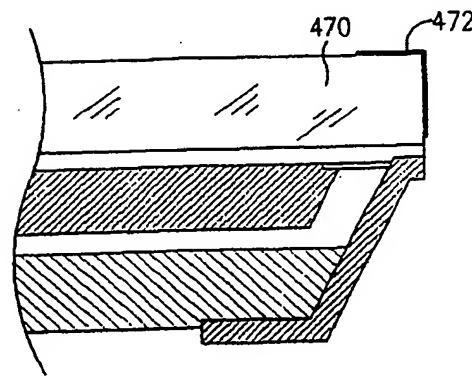
【図20A】

FIG. 20A



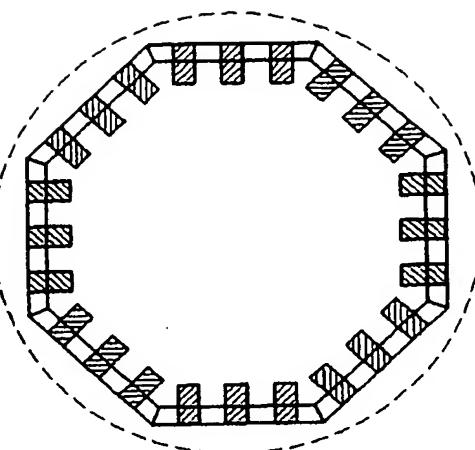
【図20B】

FIG. 20B



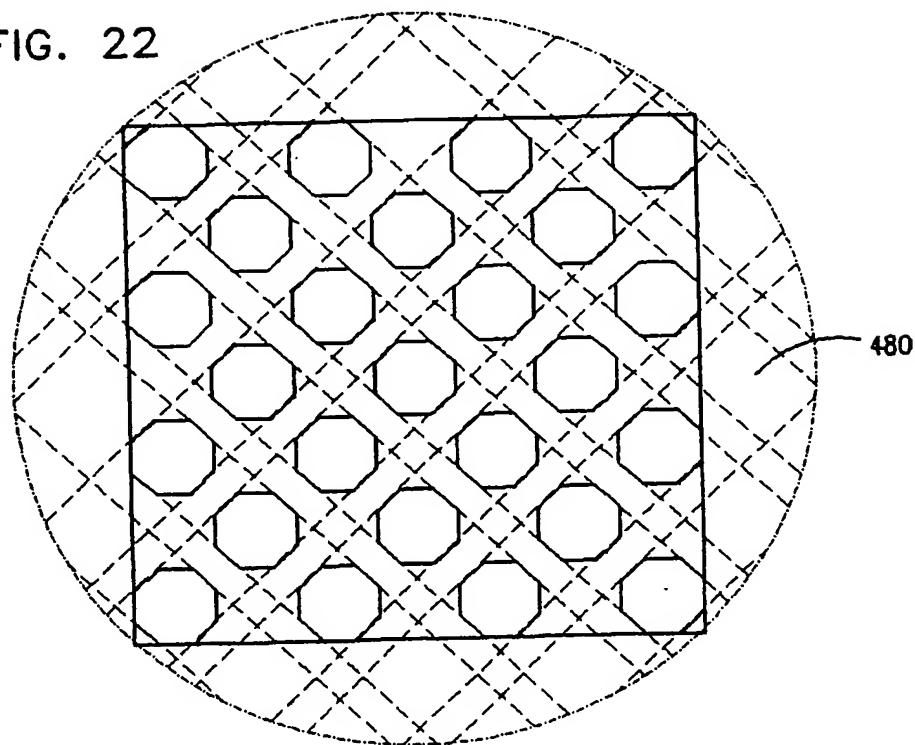
【図21】

FIG. 21

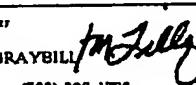


【図22】

FIG. 22



〔国際調査報告〕

INTERNATIONAL SEARCH REPORT		International application No. PCT/IL99/00071																					
A. CLASSIFICATION OF SUBJECT MATTER IPC(6) : H01L 21/70 US CL : Please See Extra Sheet. According to International Patent Classification (IPC) or to both national classification and IPC																							
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : Please See Extra Sheet.																							
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched																							
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) STN search terms: integral lens, pads																							
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 5,250,462 A (SASAKI et al) 05 October 1993, entire document.</td> <td style="padding: 2px;">ALL</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 5,677,200 A (PARK et al.) 14 October 1997, entire document.</td> <td style="padding: 2px;">ALL</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 5,672,519 (SONG et al.) 30 September 1997, entire document.</td> <td style="padding: 2px;">ALL</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 5,595,930 (BAEK) 21 January 1997, entire document.</td> <td style="padding: 2px;">ALL</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 4,259,679 A (KNIBB et al) 31 March 1981, entire document.</td> <td style="padding: 2px;">ALL</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 4,339,689 A (YAMANAKA et al) 13 July 1982, entire document.</td> <td style="padding: 2px;">ALL</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	US 5,250,462 A (SASAKI et al) 05 October 1993, entire document.	ALL	A	US 5,677,200 A (PARK et al.) 14 October 1997, entire document.	ALL	A	US 5,672,519 (SONG et al.) 30 September 1997, entire document.	ALL	A	US 5,595,930 (BAEK) 21 January 1997, entire document.	ALL	A	US 4,259,679 A (KNIBB et al) 31 March 1981, entire document.	ALL	A	US 4,339,689 A (YAMANAKA et al) 13 July 1982, entire document.	ALL
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																					
A	US 5,250,462 A (SASAKI et al) 05 October 1993, entire document.	ALL																					
A	US 5,677,200 A (PARK et al.) 14 October 1997, entire document.	ALL																					
A	US 5,672,519 (SONG et al.) 30 September 1997, entire document.	ALL																					
A	US 5,595,930 (BAEK) 21 January 1997, entire document.	ALL																					
A	US 4,259,679 A (KNIBB et al) 31 March 1981, entire document.	ALL																					
A	US 4,339,689 A (YAMANAKA et al) 13 July 1982, entire document.	ALL																					
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.																							
* Special categories of cited documents: *A* document defining the general state of the art which is not considered to be of particular relevance *B* earlier document published on or after the international filing date *L* document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an anti disclosure, use, exhibition or other reason *P* document published prior to the international filing date but later than the priority date claimed																							
Date of the actual completion of the international search 04 MAY 1999		Date of mailing of the international search report 26 MAY 1999																					
Name and mailing address of the ISA/US Commissioner of Patents and Trademarks Box PCT Washington, D.C. 20231 Facsimile No. (703) 305-3230		Authorized officer  DAVID E. GRAYBILL Telephone No. (703) 308-1782																					

INTERNATIONAL SEARCH REPORT		International application No. PCT/IL99/00071
C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 4,279,690 A (DIERSCHKE) 21 July 1981, entire document.	ALL
X	US 3,981,023 A (KING et al) 14 September 1976, col. 1, lines 48-52, and col. 3, lines 31-40.	1-3, 10-12
A	US 5,118,924 A (MEHRA et al) 02 June 1992, entire document.	ALL
A	US 5,526,449 A (MEADE et al) 11 June 1996, entire document.	ALL
X	US 5,266,501 A (IMAI) 30 November 1993, col. 3, line 29 to col. 4, line 30.	1-3, 10-12, 18
X	US 4,797,179 A (WATSON et al) 10 January 1989, col. 6, lines 19-66.	1-3, 10-12, 18
X	US 4,933,601 A (SAGAWA et al) 12 June 1990, col. 3, line 30 to col. 4, line 35; and col. 6, lines 24-32.	1-3, 10-12, 18

フロントページの続き

(81) 指定国 E P (A T, B E, C H, C Y,
D E, D K, E S, F I, F R, G B, G R, I E, I
T, L U, M C, N L, P T, S E), O A (B F, B J
, C F, C G, C I, C M, G A, G N, G W, M L,
M R, N E, S N, T D, T G), A P (G H, G M, K
E, L S, M W, S D, S Z, U G, Z W), E A (A M
, A Z, B Y, K G, K Z, M D, R U, T J, T M)
, A L, A M, A T, A U, A Z, B A, B B, B G,
B R, B Y, C A, C H, C N, C U, C Z, D E, D
K, E E, E S, F I, G B, G D, G E, G H, G M
, H R, H U, I D, I L, I N, I S, J P, K E,
K G, K P, K R, K Z, L C, L K, L R, L S, L
T, L U, L V, M D, M G, M K, M N, M W, M X
, N O, N Z, P L, P T, R O, R U, S D, S E,
S G, S I, S K, S L, T J, T M, T R, T T, U
A, U G, U S, U Z, V N, Y U, Z W